

SANYO**三洋半導体ニュース**No. 5746
03197

新

CCB LC75393E CMOS LSI

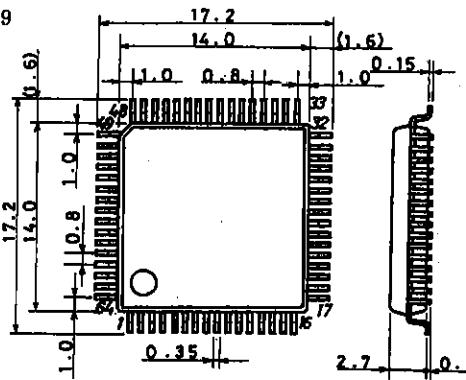
LC75393Eは、ボリューム、バランス、3バンドイコライザ+スーパーバス、ボイスキャンセル等の電子コントロール可能な電子ボリュームである。

- 機能**
- ・メインボリューム : メインボリュームは、0dB~-79dB(1dBステップ)、 $-\infty$ の81ポジション。
L/R別々にコントロールすることによりバランス機能となる。
 - ・RECボリューム : RECボリュームは、0dB~-79dB(1dBステップ)、 $-\infty$ の81ポジション。
L/R別々にコントロールすることによりバランス機能となる。
 - ・入力ボリューム : 入力ボリュームは、0dB~-30dB(2dBステップ)の16ポジションの減衰量が設定できる。
 - ・サブボリューム : サブボリュームは、-5dB~-25dB(1dBステップ)の21ポジション。
 - ・イコライザ : 2dBステップ±12dBのコントロールができる。3バンド中2バンドは、ピーキング特性、残り1バンドは、シェルビング特性。
 - ・スーパーバス : 1dBステップ+12dBのコントロールができる。特性はピーキング。
 - ・ボイルキャンセル : ワンコマンドでボイスキャンセル可能。
 - ・MIC入力 : マイク入力可能。
 - ・ダイレクトバス : ワンコマンドでイコライザおよびボイスキャンセルなどをバスできる。
 - ・シリアルデータ入力 : CCBフォーマットにてコントローラと通信が可能。
- 特長**
- ・パッファアンプ内蔵のため、外付部品が少ない。
 - ・シリコンゲートCMOSプロセスにより切換えノイズが小さい。
 - ・基準電圧発生回路を内蔵。

絶対最大定格 / Ta=25°C, V_{SS}=0V

unit

最大電源電圧	V _{DD} max	V _{DD}	11	V
最大入力電圧	V _{IN} max	CL, DI, CE, LIN, RIN, VC3, LSVRIN, RSVRIN, LTIN, RTIN, MICIN, LHP1, RHP1, LRECIN10, RRECIN10, L10dBIN, R10dBIN	V _{SS} -0.3~V _{DD} +0.3	V
許容消費電力	P _d max	Ta≤75°C, 基板付き	600	mW
動作周囲温度	To _{pr}		-30~+75	°C
保存周囲温度	T _{stg}		-40~+125	°C

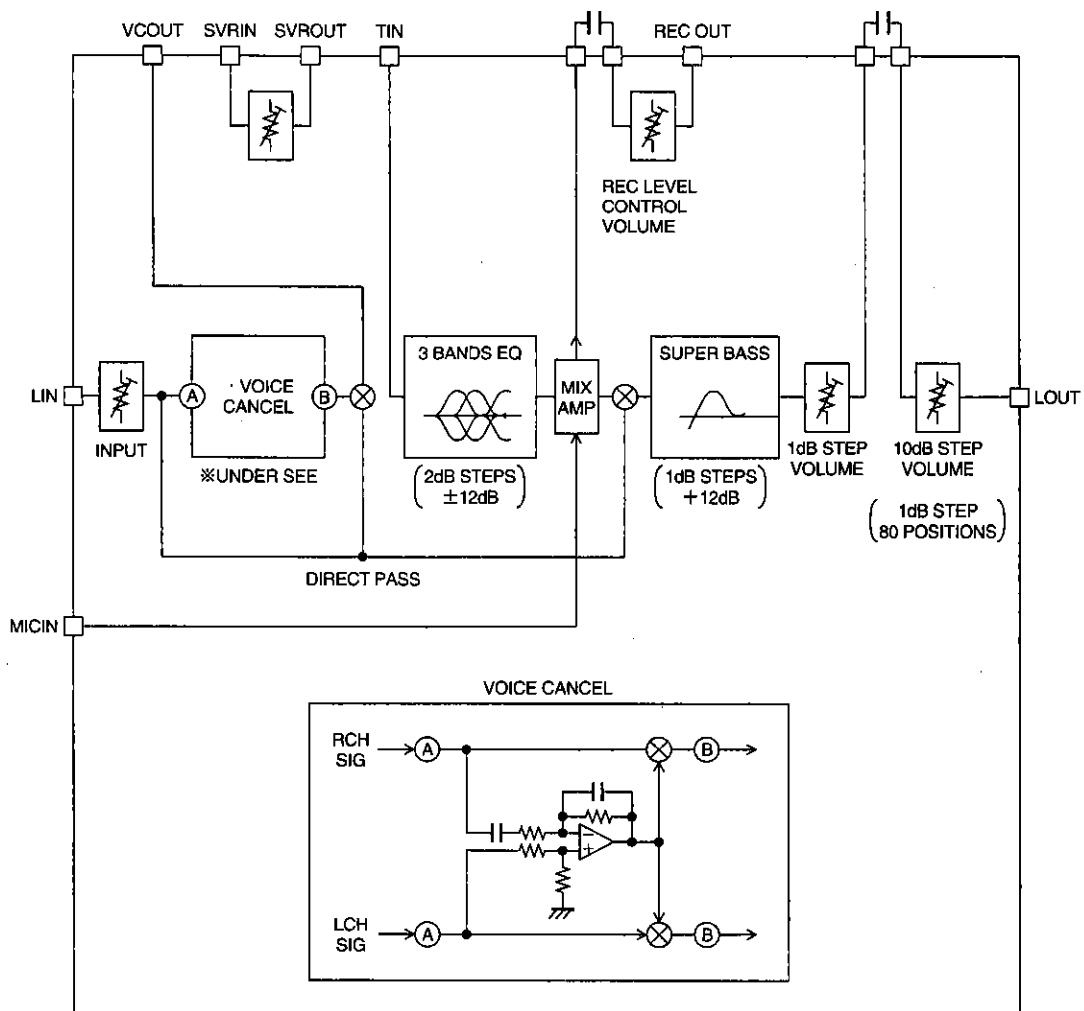
外形図 3159
(unit : mm)

SANYO : QIP64E

- ・CCBは、登録商標です。
- ・CCBは、三洋電機のオリジナル・バス・フォーマットであり、バスのアドレスは全て三洋電機が管理しています。

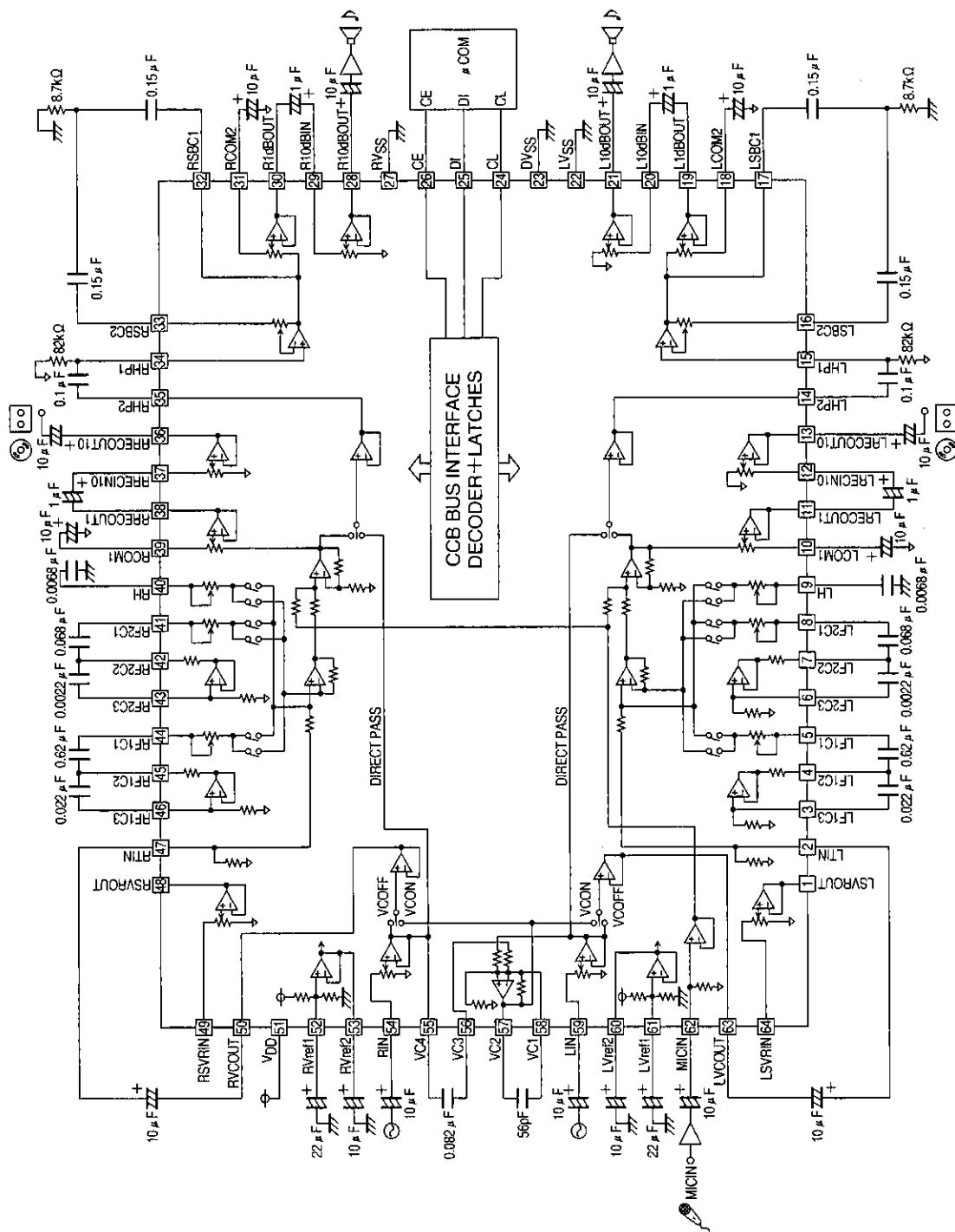
許容動作範囲 / $T_a = 25^\circ\text{C}$, $V_{SS} = 0\text{V}$			min	typ	max	unit
電源電圧	V_{DD}	V_{DD}	6.0		10.5	V
入力「H」レベル電圧	V_{IH}	CL, DI, CE	4.0		V_{DD}	V
入力「L」レベル電圧	V_{IL}	CL, DI, CE	V_{SS}		1.0	V
入力振幅電圧	V_{IN}	CL, DI, CE, LIN, RIN, VC3, LSVRIN, RSVRIN, LTIN, RTIN, MICIN, LHP1, RHP1, LRECIN10, RRECIN10, L10dBIN, R10dBIN	V_{SS}		V_{DD}	Vp-p
入力パルス幅	t_{PW}	CL	1.0			μs
セットアップ時間	t_{SETUP}	CL, DI, CE	1.0			μs
ホールド時間	t_{HOLD}	CL, DI, CE	1.0			μs
動作周波数	fopg	CL			500	kHz
電気的特性 / $T_a = 25^\circ\text{C}$, $V_{DD} = 10\text{V}$, $V_{SS} = 0\text{V}$			min	typ	max	unit
[入力ブロック]						
入力抵抗	Rin	LIN, RIN		50		k Ω
クリッピングレベル	Vcl 1	THD=1%		3.0		Vrms
	Vcl 2	THD=10%		3.6		Vrms
コントロールレンジ	Crange		-30		0	dB
ステップ分解能	Sres			2		dB
[サブポリウムブロック]						
コントロールレンジ	Crange		-25		-5	dB
ステップ分解能	Sres			1		dB
[イコライザ]						
コントロールレンジ	Crange	Max. Boost/Cut	± 10	± 12	± 14	dB
ステップ分解能	Sres			2		dB
[スーパーパスブロック]						
コントロールレンジ	Crange	Max. Boost	+11	+12	+13	dB
ステップ分解能	Sres			1		dB
[メインポリウム/RECポリウム]						
エフェクト コントロールレンジ	Crange		-79		0	dB
ステップ分解能	Sres			1		dB
[総合]						
全高調波ひずみ率	THD	$V_{IN}=1\text{Vrms}, f=1\text{kHz}$, 全フラットオーバーオール			0.01	%
クロストーク	CT	$V_{IN}=1\text{Vrms}, f=1\text{kHz}$, 全フラットオーバーオール, $R_g=1\text{k}\Omega$		80		dB
最大絞り込み電圧	$V_O \text{ min}$	$V_{IN}=1\text{Vrms}, f=1\text{kHz}$, メインポリウム=-∞		-90		dB
出力雑音電圧	V_N	全フラットオーバーオール, $R_g=1\text{k}\Omega$, IHF-A		8.5		μV

等価回路ブロック図



A08706

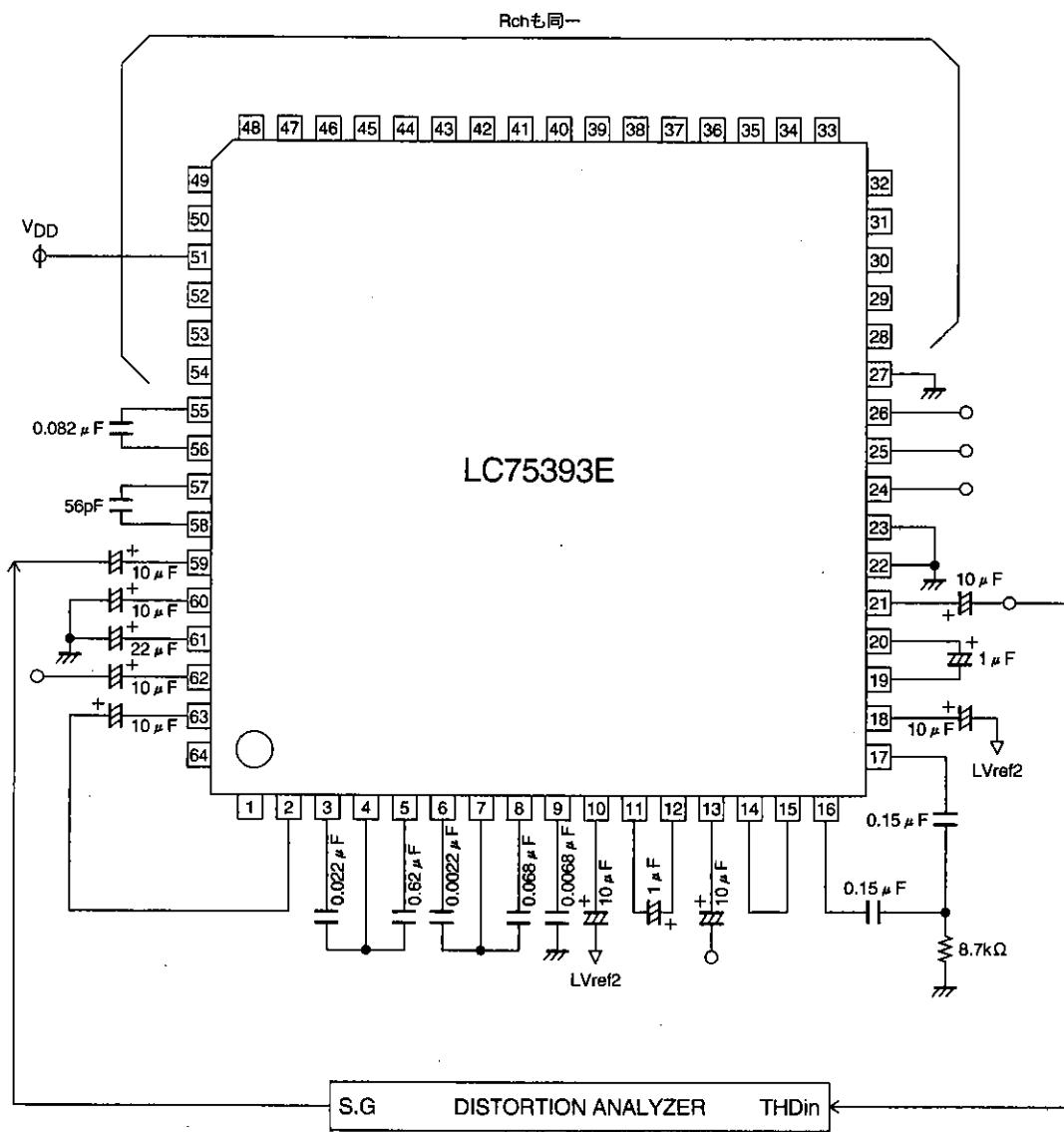
应用回路例



AC97/07

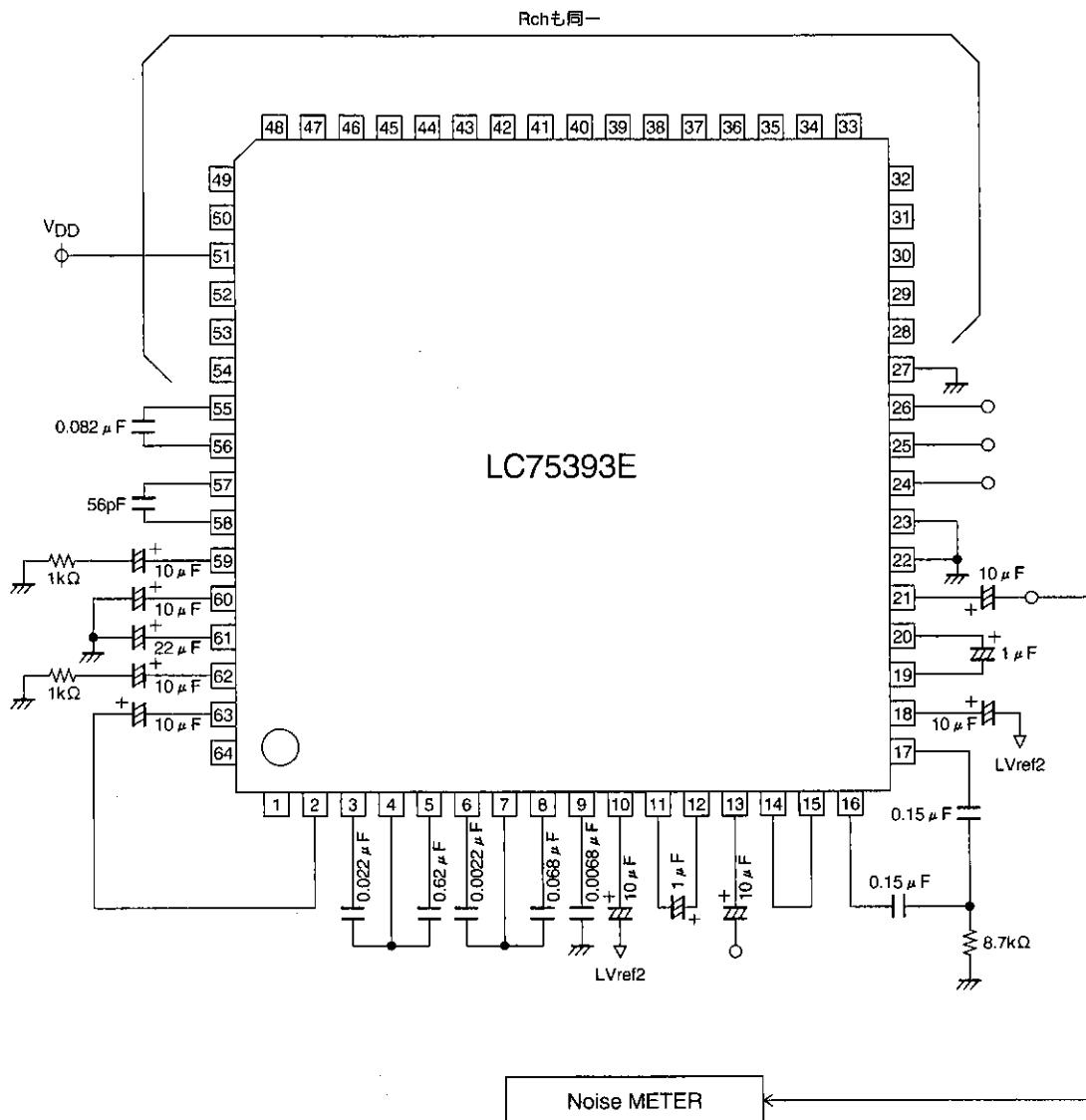
測定回路

(1) 全高調波ひずみ率



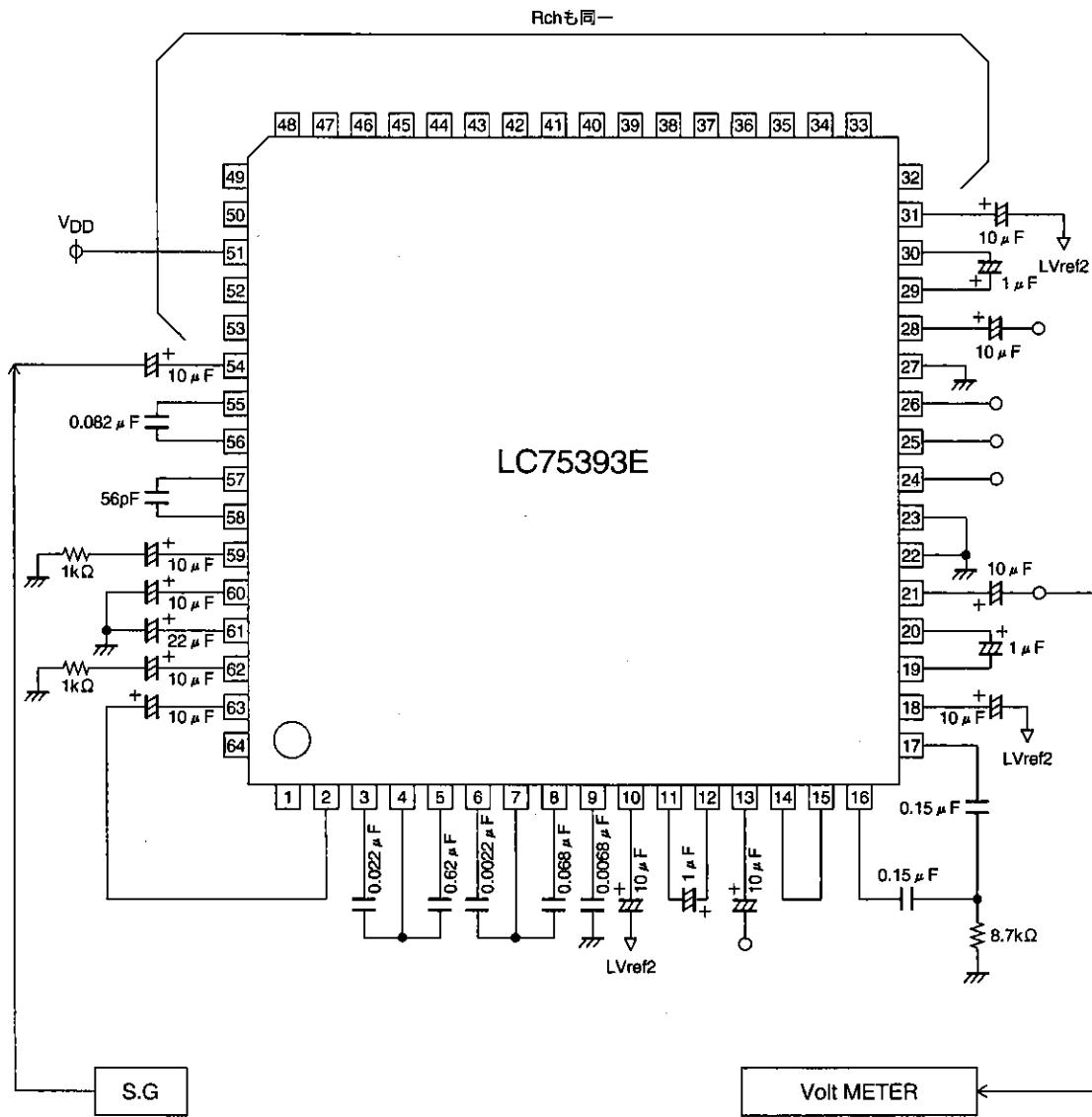
AD8706

(2) 出力雜音電圧



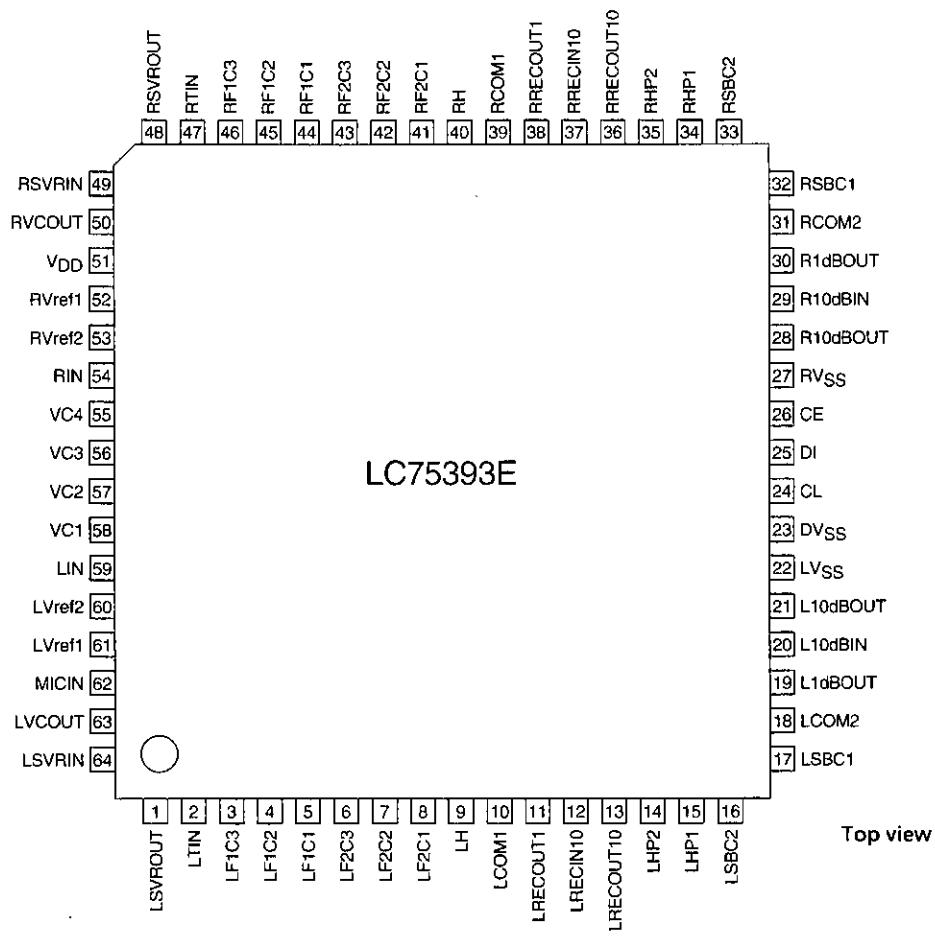
A06709

(3) クロストーク

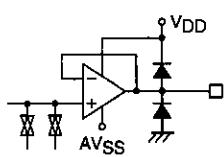
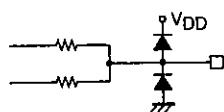
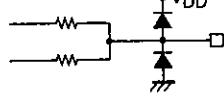
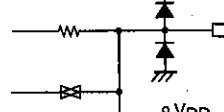
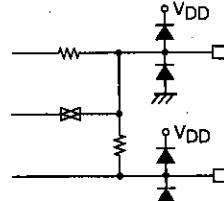
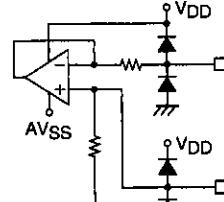
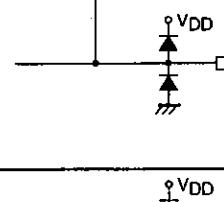
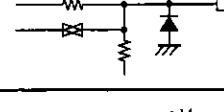
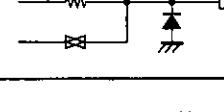
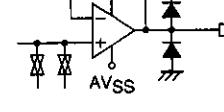
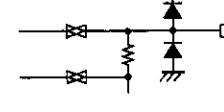
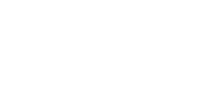
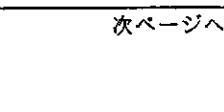
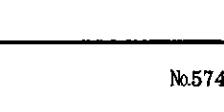


LC75393E

ピン配置図

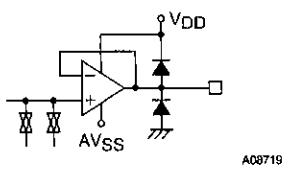
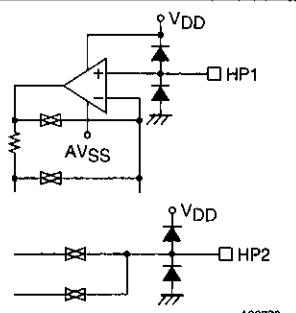
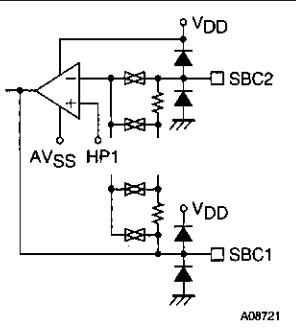
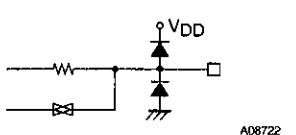
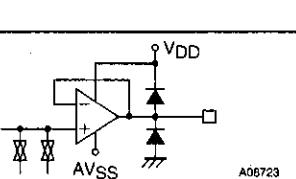
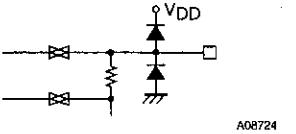
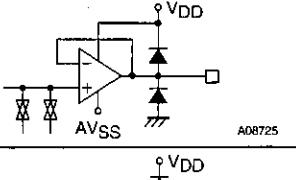
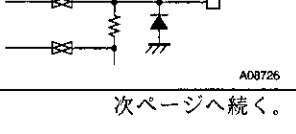


端子説明

端子名	端子番号	端子説明	等価回路
LSVROUT	1	· LCHサブポリウム出力端子。	 A08712
RSVROUT	48	· RCHサブポリウム出力端子。	 A08713
LTIN	2	· LCH3バンドイコライザ入力端子。	 A08713
RTIN	47	· RCH3バンドイコライザ入力端子。	 A08713
LF1C3 LF1C2 LF1C1	3 4 5	· LCHのF1バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08712
RF1C3 RF1C2 RF1C1	46 45 44	· RCHのF1バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08714
LF2C3 LF2C2 LF2C1	6 7 8	· LCHのF2バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08714
RF2C3 RF2C2 RF2C1	43 42 41	· RCHのF2バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08714
LH	9	· LCHのF3バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08715
RH	40	· RCHのF3バンドコントロールブロック。 外付けコンデンサ接続端子。	 A08716
LCOM1	10	· LCHRECポリウム1dBステップポリウムのコモン端子。 47μF以上のコンデンサでグランドに接続すること。	 A08717
RCOM1	39	· RCHRECポリウム1dBステップポリウムのコモン端子。 47μF以上のコンデンサでグランドに接続すること。	 A08718
LRECOOUT1	11	· LCHRECポリウムの1dBブロック出力端子。	 A08717
RRECOOUT1	38	· RCHRECポリウムの1dBブロック出力端子。	 A08718
LRECIN10	12	· LCHRECポリウムの10dBブロック入力端子。	 A08718
RRECIN10	37	· RCHRECポリウムの10dBブロック入力端子。	 A08718

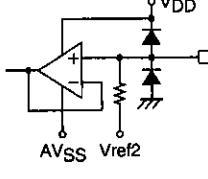
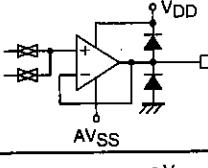
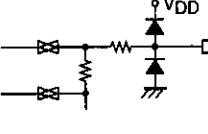
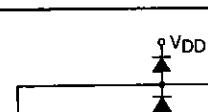
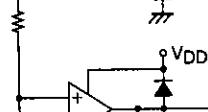
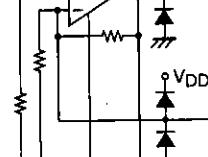
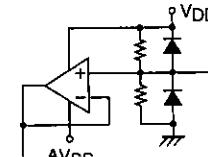
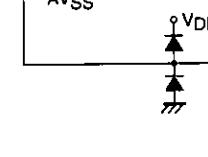
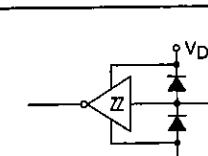
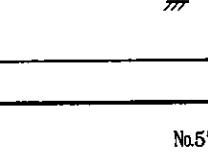
次ページへ続く。

前ページから続く。

端子名	端子番号	端子説明	等価回路
LRECOU10	13	・LCHRECポリウムの10dBブロック出力端子。	
RRECOU10	36	・RCHRECポリウムの10dBブロック出力端子。	
LHP2 LHP1	14 15	・LCHのハイパスフィルタ用の外付け定数接続端子。ハイパス不要の時は、ショートもしくは、数μFのコンデンサでカッピングすること。	
RHP2 RHP1	35 34	・RCHのハイパスフィルタ用の外付け定数接続端子。ハイパス不要の時は、ショートもしくは、数μFのコンデンサでカッピングすること。	
LSBC2 LSBC1	16 17	・LCHのスーパーバスバンドコントロールブロック。外付けコンデンサ接続端子。	
RSBC2 RSBC1	33 32	・RCHのスーパーバスバンドコントロールブロック。外付けコンデンサ接続端子。	
LCOM2	18	・LCHメインポリウム1dBステップポリウムのコモン端子。47μF以上のコンデンサでグランドに接続すること。	
RCOM2	31	・RCHメインポリウム1dBステップポリウムのコモン端子。47μF以上のコンデンサでグランドに接続すること。	
L1dBOUT	19	・LCHメインポリウムの1dBブロック出力端子。	
R1dBOUT	30	・RCHメインポリウムの1dBブロック出力端子。	
L10dBIN	20	・LCHメインポリウムの10dBブロック入力端子。	
R10dBIN	29	・RCHメインポリウムの10dBブロック入力端子。	
L10dBOUT	21	・LCHメインポリウムの10dBブロック出力端子。	
R10dBOUT	28	・RCHメインポリウムの10dBブロック出力端子。	
LIN	59	・LCH入力端子。	
RIN	54	・RCH入力端子。	

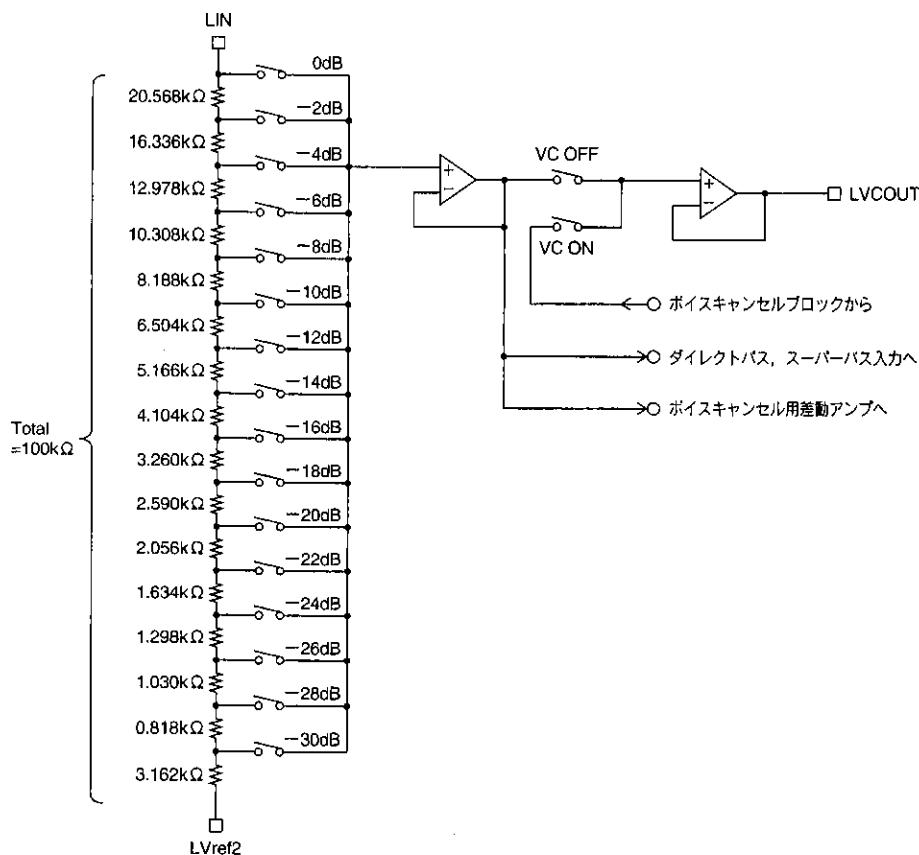
次ページへ続く。

前ページから続く。

端子名	端子番号	端子説明	等価回路
MICIN	62	マイクミキシング入力端子。	 A08727
LVCOUT	63	LCHボイスキャンセル信号出力端子。	 A08728
RVCOUT	50	RCHボイスキャンセル信号出力端子。	 A08728
LSVRIN	64	LCHサブボリューム入力端子。	 A08729
RSVRIN	49	RCHサブボリューム入力端子。	 A08729
VC1	58	ボイスキャンセル回路の外付け定数接続端子。	 A08730
VC2	57		
VC3	56		
VC4	55		
V _{DD}	51	電源端子。	
DV _{SS}	23	内部ロジック系のグランド端子。	
LV _{SS}	22	内部オペアンプのグランド端子。	
RV _{SS}	27		
LVref1	61	LCHの基準電圧発生回路。電源リブル対策としてV _{SS} 間にコンデンサを接続すること。	 A08731
RVref1	52	RCHの基準電圧発生回路。電源リブル対策としてV _{SS} 間にコンデンサを接続すること。	 A08731
LVref2	60	LCHの基準電圧発生回路出力端子。	 A08731
RVref2	53	RCHの基準電圧発生回路出力端子。	 A08732
CL	24	コントロールの為のシリアルデータおよびクロック入力端子。	
DI	25		
CE	26	チップイネーブル端子。 「H」→「L」になるタイミングで内部のラッチにデータが書き込まれ各アナログスイッチが動く。「H」レベルでデータ転送がイネーブルになる。	 A08732

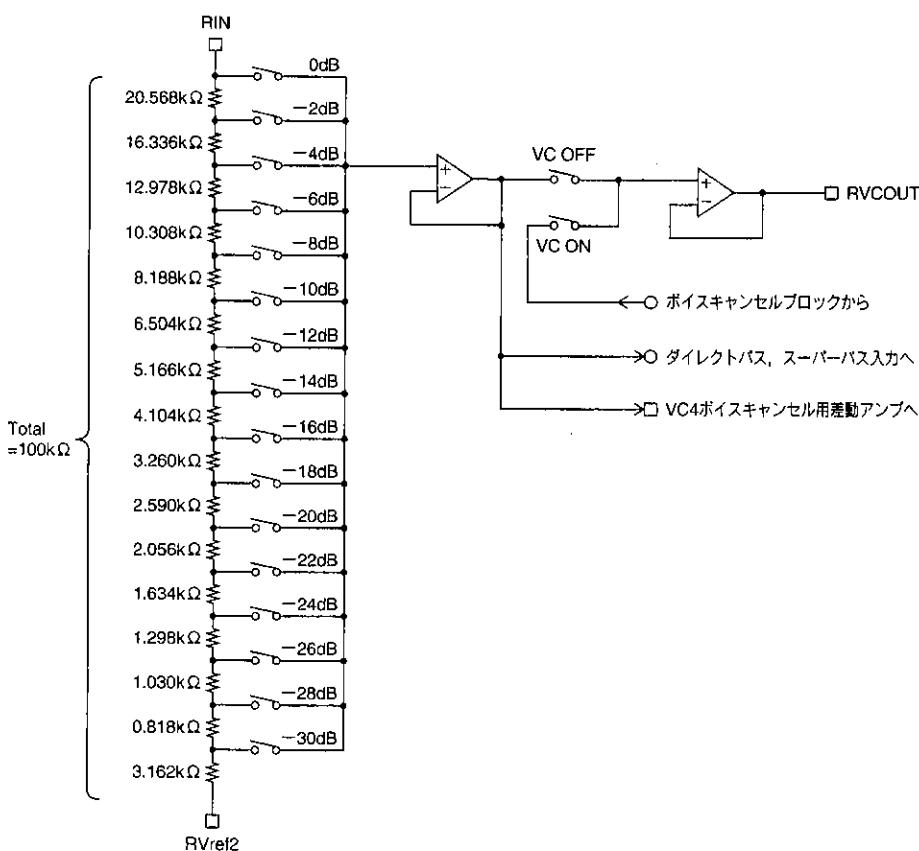
内部等価回路図

(1) LCH入力ポリウムブロック内部等価回路



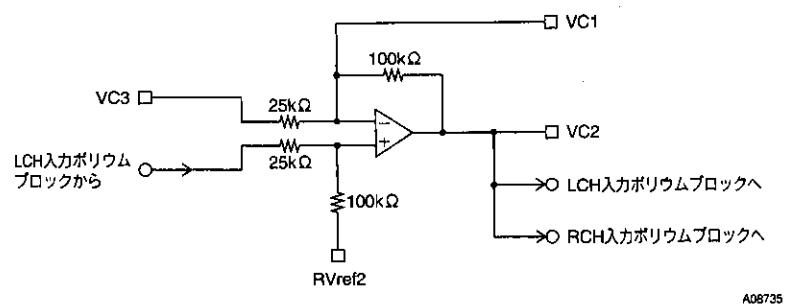
A08733

(2) RCH入力ポリウムブロック内部等価回路



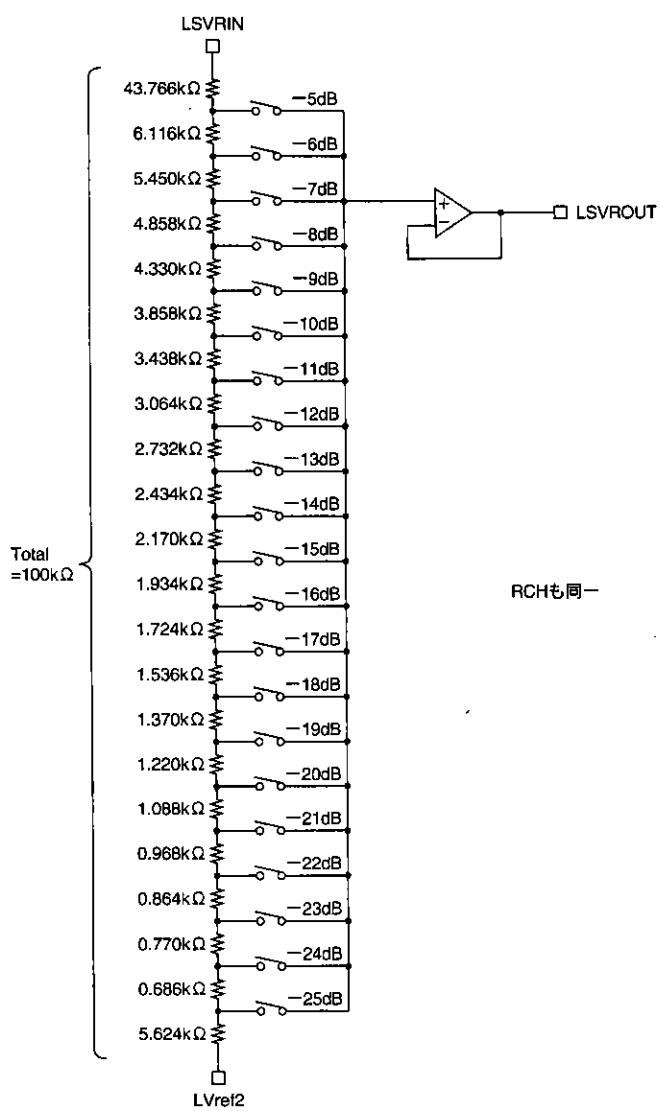
A08734

(3) ポイスクャンセルブロック内部等価回路



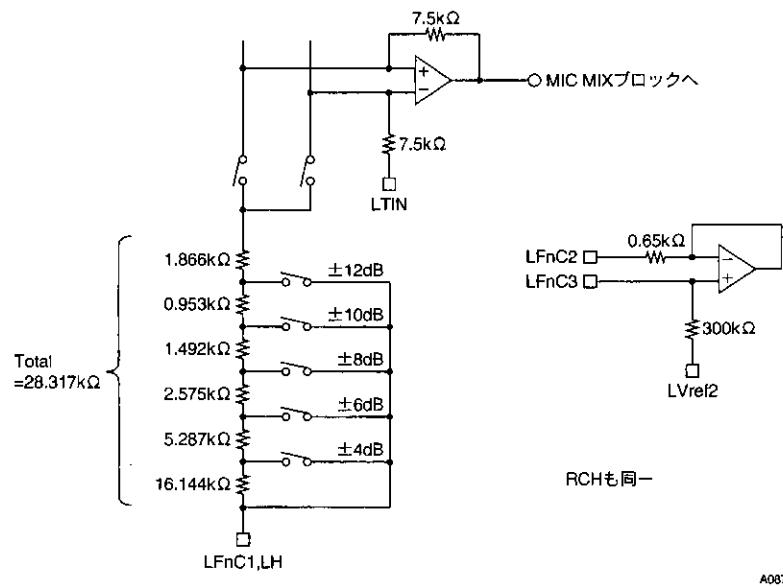
A08735

(4) サブポリウムブロック内部等価回路



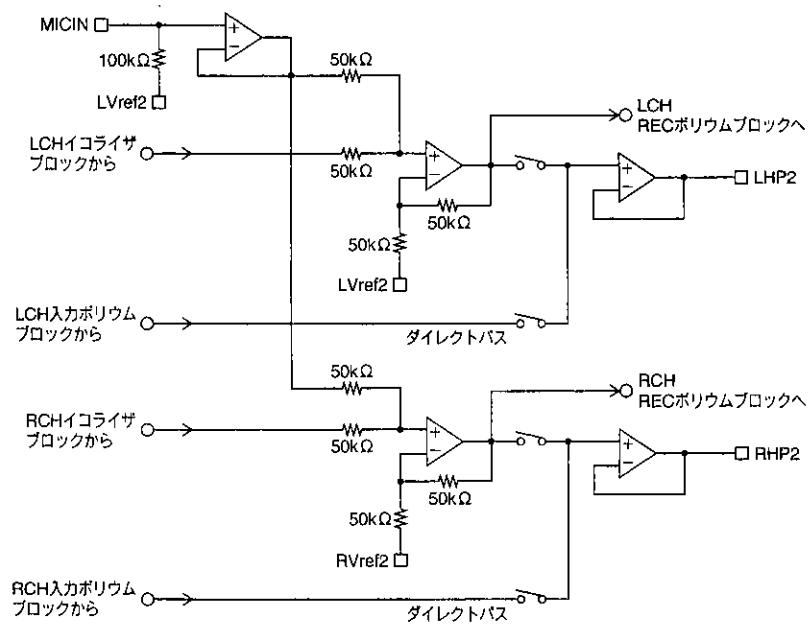
A08736

(5) イコライザブロック内部等価回路



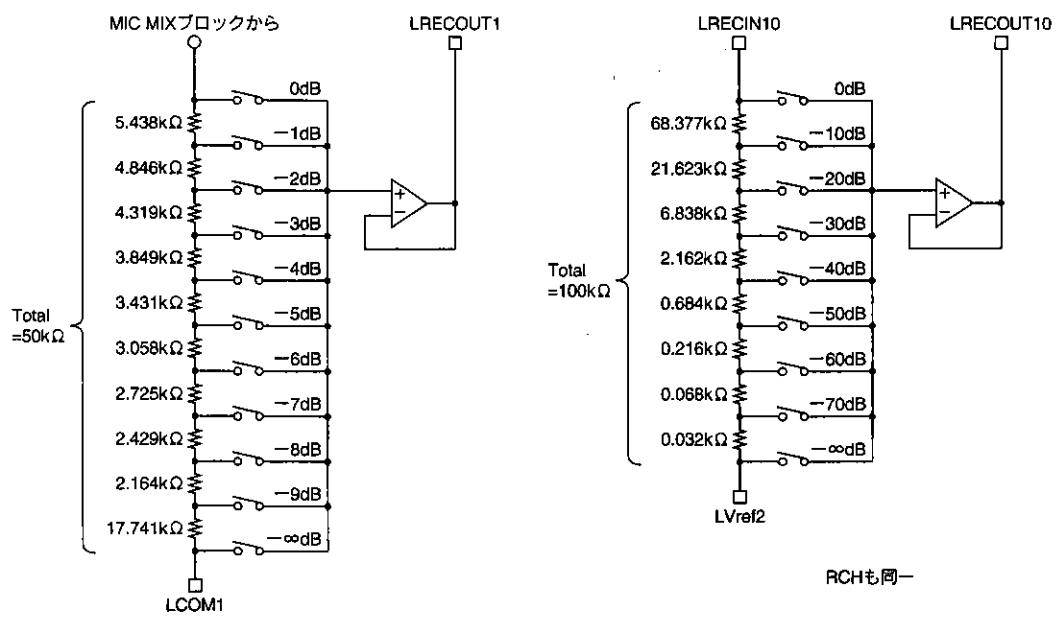
A08737

(6) マイクミキシングブロック内部等価回路

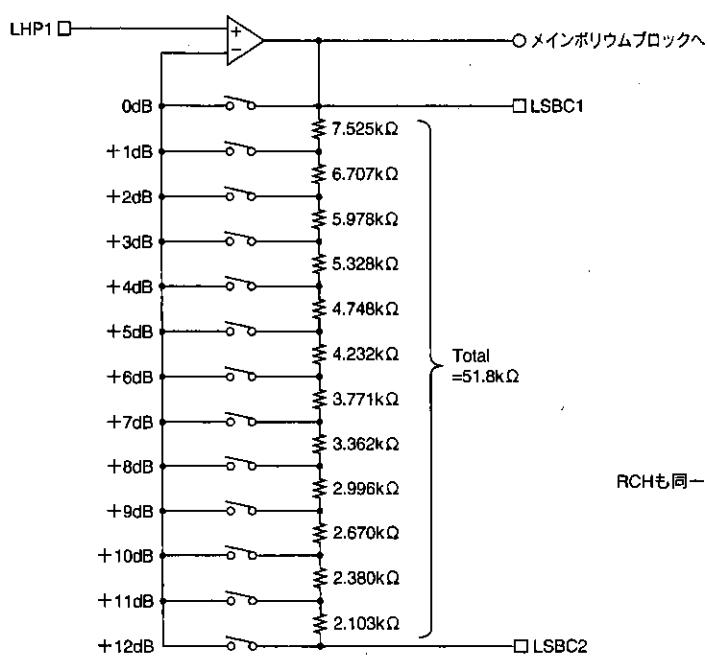


A08738

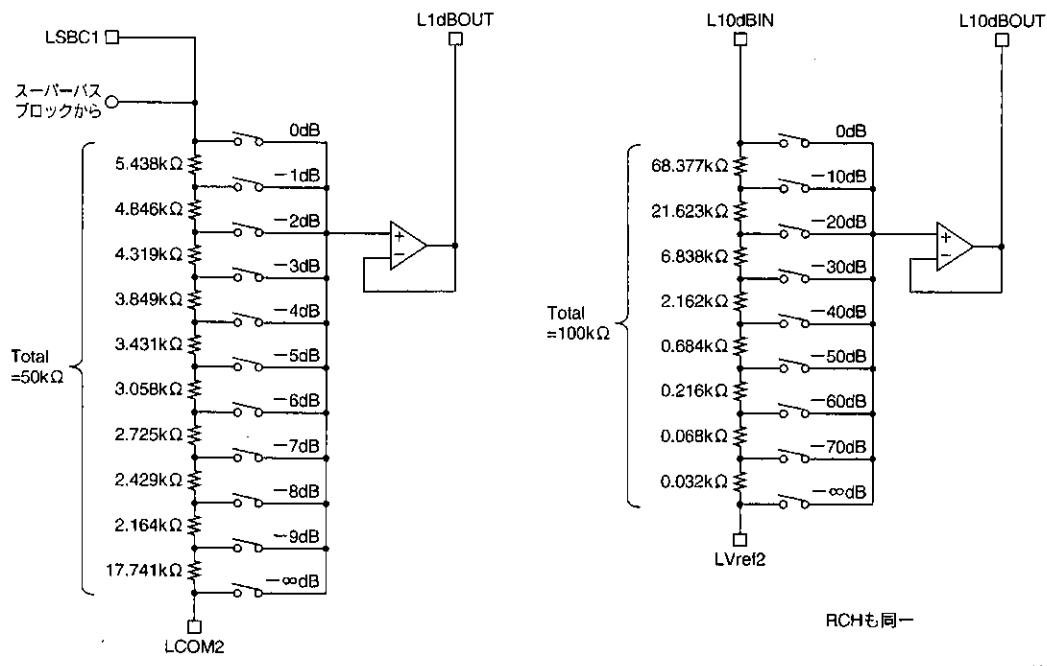
(7) RECポリウムブロック内部等価回路



(8) スーパーバスブロック内部等価回路



(9) メインポリウムブロック内部等価回路



A08741

外付CRの算出

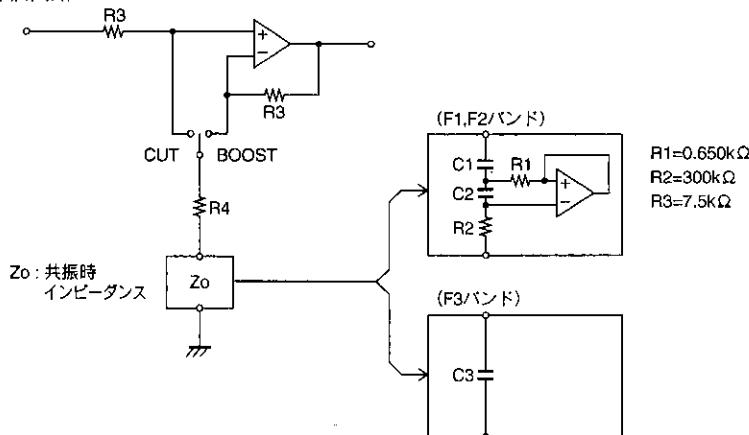
(1) EQ特性

LC75393Eは、2バンドのピーキング特性、1バンドのシェルビング特性を得ることができる。

1) ピーキング特性(F1, F2バンド)

外付Cは、各バンドの半導体L(シミレーティッドインダクタンス)の構成部品である。等価回路および希望する中心周波数を得る算出式を下記に示す。

・半導体Lの等価回路



A08742

・計算例

仕様 中心周波数: $F_0 = 100\text{Hz}$ 最大ブースト時のQ: $Q_{+12\text{dB}} = 1.0$ ① 半導体L自身の先鋒度 Q_0 を求める。

$$Q_0 = (R1 + R4)/R1 \times Q_{+12\text{dB}} = 3.871$$

R4は別紙の内部等価回路図参照

② C1を求める。

$$C1 = 1/2\pi F_0 R1 Q_0 = 0.632 (\mu\text{F})$$

③ C2を求める。

$$C2 = Q_0/2\pi F_0 R2 = 0.0205 (\mu\text{F})$$

2) シェルビング特性(F3バンド)

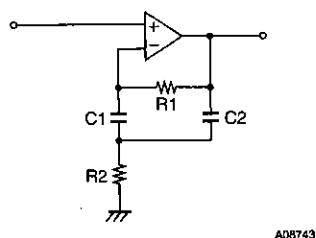
目的とする周波数において±12dB(2dBステップ)を実現するには、C3のインピーダンスが650Ωとなるコンデンサを外付することにより実現できる。

(2) スーパーバス特性

LC75393Eは、1バンドのスーパーバス特性を得ることができる。

等価回路および中心周波数50Hzにおける外付けCRの算出式を下記に示す。

(A) スーパーバスブロック等価回路図



A08743

・計算例

仕様 中心周波数: $F_o = 50\text{Hz}$

最大ブースト時のゲイン: $G_{+12\text{dB}} = 12\text{dB}$

$R1 = 51.8\text{k}\Omega$, $C1 = C2 = C$ とする。

① $G_{+12\text{dB}} = 12\text{dB}$ より、 $R2$ を求める。

$$G_{+12\text{dB}} = 20 \cdot \log \left(1 + \frac{R1}{2 \cdot R2} \right)$$

$$R2 \approx 8.7 (\text{k}\Omega)$$

② 中心周波数 $F_o = 50\text{Hz}$ より、 C を求める。

$$F_o = \frac{1}{2 \cdot \pi \cdot \sqrt{R1 \cdot R2 \cdot C \cdot C}}$$

$$C \approx 0.15 (\mu\text{F})$$

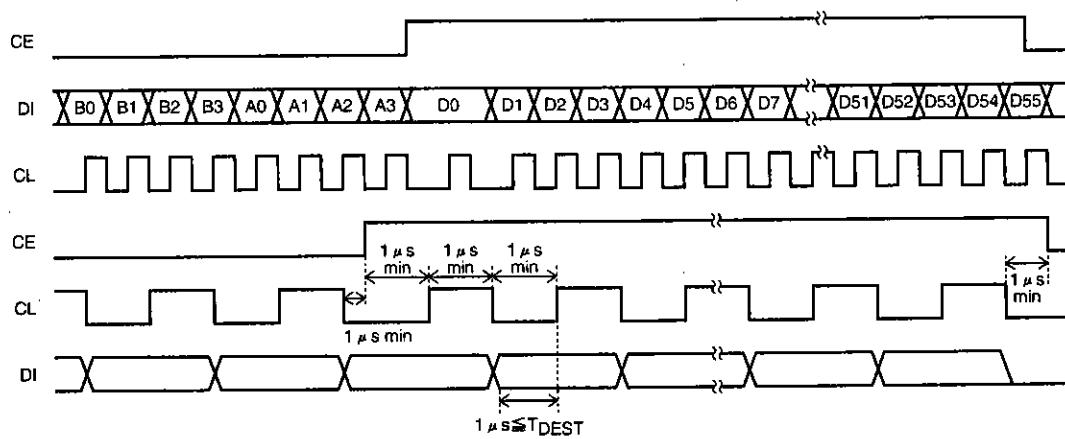
③ 先鋒度 Q を求める。

$$Q = \frac{C \cdot C \cdot R1}{2 \cdot C} = \frac{1}{\sqrt{R1 \cdot R2 \cdot C \cdot C}}$$

$$Q \approx 1.22$$

コントロール系タイミング および データフォーマット

LC75393Eをコントロールするには、CL, DI, CE端子に規定のシリアルデータを入力する。データの構成は、全64ビットで、アドレス8ビット、データ56ビットからなる。



A08744

1) アドレスコード (B0~A3)

LC75393Eは、8ビットのアドレスコードを持ち、三洋のシリアルバスCCB対応のLSIと共に使用することができます。

アドレスコード

(LSB)	B0	B1	B2	B3	A0	A1	A2	A3	
	0	1	0	0	0	0	0	1	(82HEX)

2) 制御データ割当

D0	D1	D2	D3
0	0	0	0
1	0	0	0
0	1	0	0
1	1	0	0
0	0	1	0
1	0	1	0
0	1	1	0
1	1	1	0
0	0	0	1
1	0	0	1
0	1	0	1
1	1	0	1
0	0	1	1
1	0	1	1
0	1	1	1
1	1	1	1

: 入力レベル制御データ

: -30dB

: -28dB

: -26dB

: -24dB

: -22dB

: -20dB

: -18dB

: -16dB

: -14dB

: -12dB

: -10dB

: -8dB

: -6dB

: -4dB

: -2dB

: 0dB

D5 : DONT CARE

D6 : ダイレクトパス制御データ

0 : NORMAL

1 : DIRECT PASS

D7 : DONT CARE

D4	: ボイスキャンセル制御データ
0	: VC OFF
1	: VC ON

D8	D9	D10	D11	D12	D13	D14	D15
0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0
1	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0
1	0	1	0	0	0	0	0
0	1	1	0	0	0	0	0
1	1	1	0	0	0	0	0
0	0	0	1	0	0	0	0
1	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0
1	1	0	1	0	0	0	0
0	0	1	1	0	0	0	0
1	0	1	1	0	0	0	0
0	1	1	1	0	0	0	0
1	1	1	1	0	0	0	0
0	0	0	0	1	0	0	0
1	0	0	0	1	0	0	0
0	1	0	0	1	0	0	0
1	1	0	0	1	0	0	0
0	0	1	0	1	0	0	0

: サブポリウム制御データ
 : -25dB
 : -24dB
 : -23dB
 : -22dB
 : -21dB
 : -20dB
 : -19dB
 : -18dB
 : -17dB
 : -16dB
 : -15dB
 : -14dB
 : -13dB
 : -12dB
 : -11dB
 : -10dB
 : -9dB
 : -8dB
 : -7dB
 : -6dB
 : -5dB

D16	D17	D18	D19	f1バンド
D20	D21	D22	D23	f2バンド
D24	D25	D26	D27	f3バンド
0	1	1	0	+12dB
1	0	1	0	+10dB
0	0	1	0	+8dB
1	1	0	0	+6dB
0	1	0	0	+4dB
1	0	0	0	+2dB
0	0	0	0	0dB
1	0	0	1	-2dB
0	1	0	1	-4dB
1	1	0	1	-6dB
0	0	1	1	-8dB
1	0	1	1	-10dB
0	1	1	1	-12dB

: 3バンドイコライザ制御データ

D28	D29	D30	D31
0	0	0	0
1	0	0	0
0	1	0	0
1	1	0	0
0	0	1	0
1	0	1	0
0	1	1	0
1	1	1	0
0	0	0	1
1	0	0	1
0	1	0	1

: REC1dBボリウム制御データ

: -∞
 : -9dB
 : -8dB
 : -7dB
 : -6dB
 : -5dB
 : -4dB
 : -3dB
 : -2dB
 : -1dB
 : 0dB

D32	D33	D34	D35	: REC10dBボリューム制御データ
0	0	0	0	: -∞
1	0	0	0	: -70dB
0	1	0	0	: -60dB
1	1	0	0	: -50dB
0	0	1	0	: -40dB
1	0	1	0	: -30dB
0	1	1	0	: -20dB
1	1	1	0	: -10dB
0	0	0	1	: 0dB

D36	D37	D38	D39	: スーパーバス制御データ
0	0	0	0	: 0dB
1	0	0	0	: +1dB
0	1	0	0	: +2dB
1	1	0	0	: +3dB
0	0	1	0	: +4dB
1	0	1	0	: +5dB
0	1	1	0	: +6dB
1	1	1	0	: +7dB
0	0	0	1	: +8dB
1	0	0	1	: +9dB
0	1	0	1	: +10dB
1	1	0	1	: +11dB
0	0	1	1	: +12dB

D40	D41	D42	D43	: メイン1dBボリューム制御データ
0	0	0	0	: -∞
1	0	0	0	: -9dB
0	1	0	0	: -8dB
1	1	0	0	: -7dB
0	0	1	0	: -6dB
1	0	1	0	: -5dB
0	1	1	0	: -4dB
1	1	1	0	: -3dB
0	0	0	1	: -2dB
1	0	0	1	: -1dB
0	1	0	1	: 0dB

D44	D45	D46	D47	: メイン10dBボリューム制御データ
0	0	0	0	: -∞
1	0	0	0	: -70dB
0	1	0	0	: -60dB
1	1	0	0	: -50dB
0	0	1	0	: -40dB
1	0	1	0	: -30dB
0	1	1	0	: -20dB
1	1	1	0	: -10dB
0	0	0	1	: 0dB

D48	D49	: チャネル選択制御データ
0	0	: INITIAL設定
1	0	: RCH
0	1	: LCH
1	1	: L/R同時

D50	D51	: LSIのテストビットのため必ず「0」を設定すること。
-----	-----	------------------------------

D52	D53	D54	D55	: LSIのテストビットのため必ず「0」を設定すること。
-----	-----	-----	-----	------------------------------

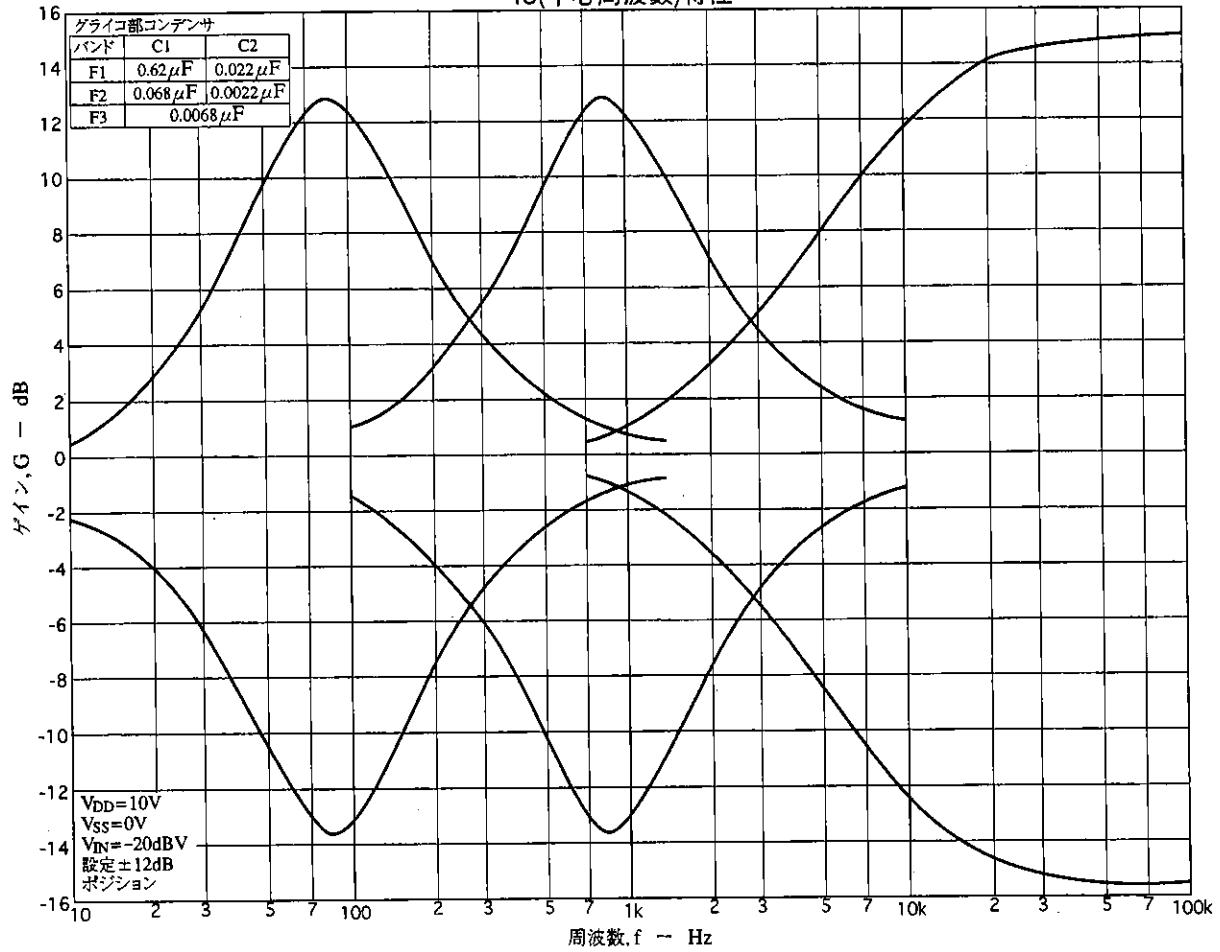
注) 電源投入時における初期設定を行うときは、最初にイニシャルデータを送信すること。

イニシャルデータ アドレス(01000001)

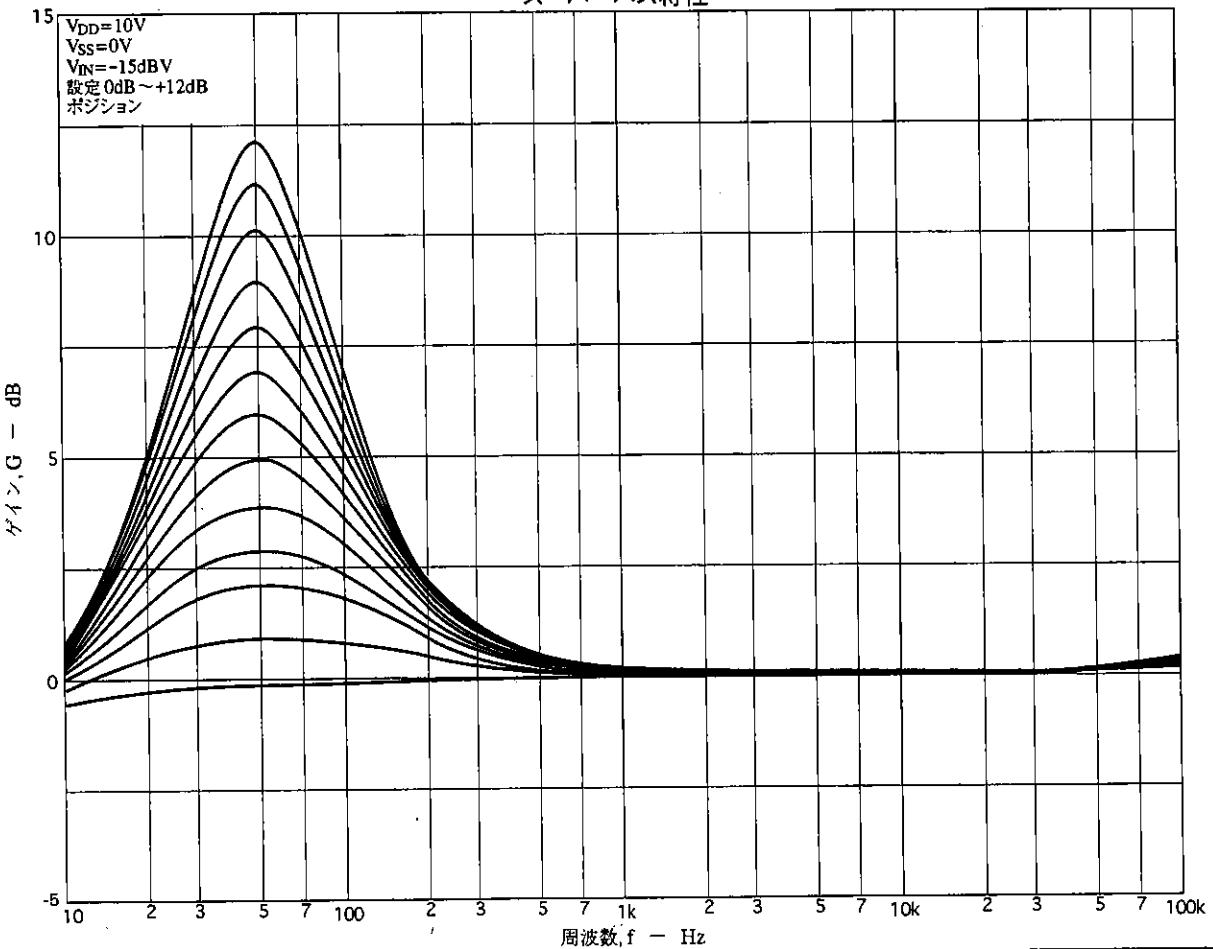
データ(D0~D55=0を設定)

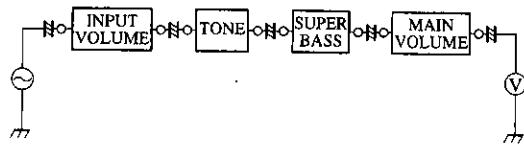
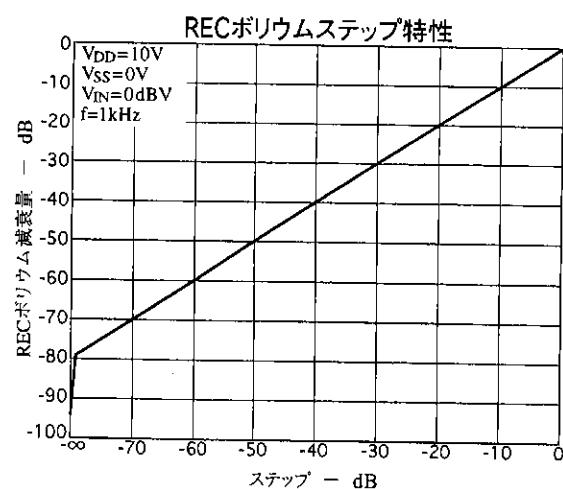
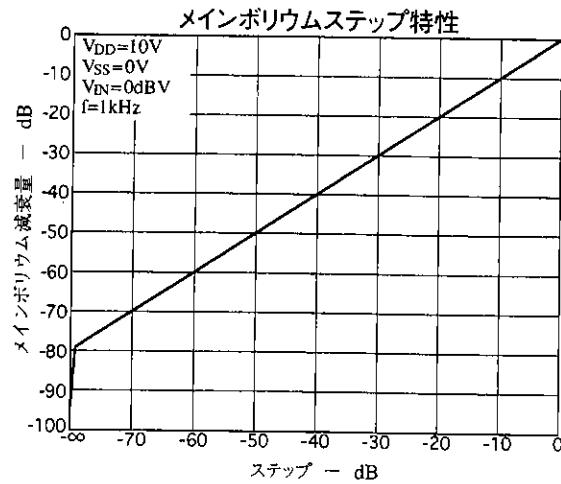
その後、Lch, Rchの初期設定データを送信すること。

fo(中心周波数)特性

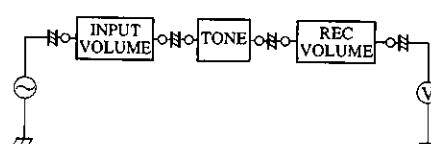


スーパー・バス特性

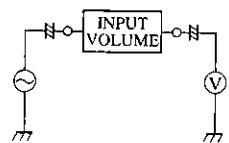
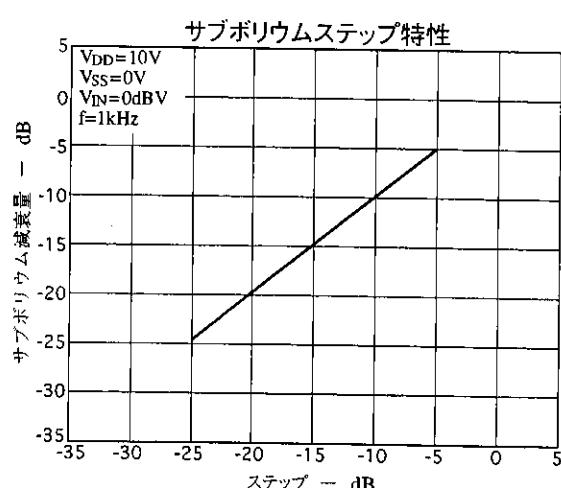
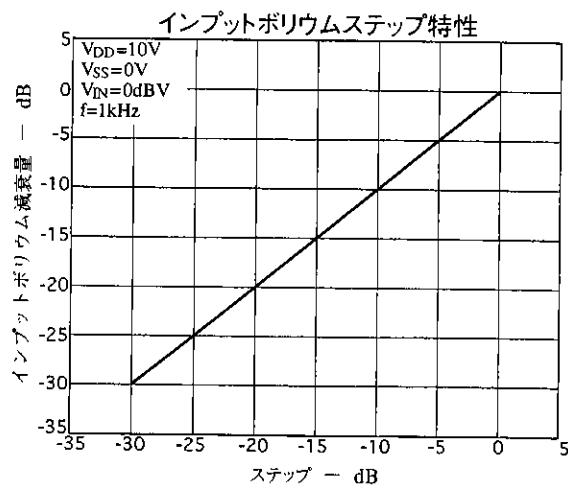




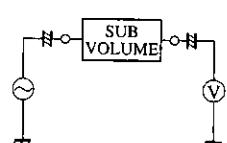
T00119



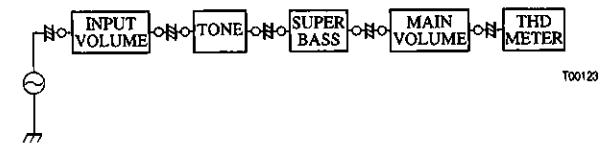
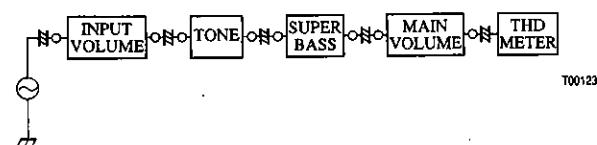
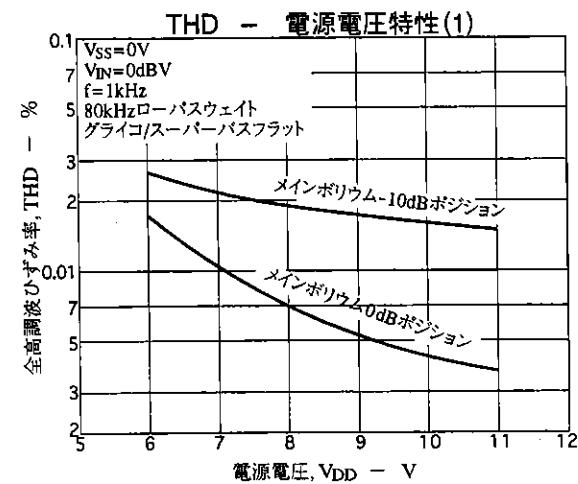
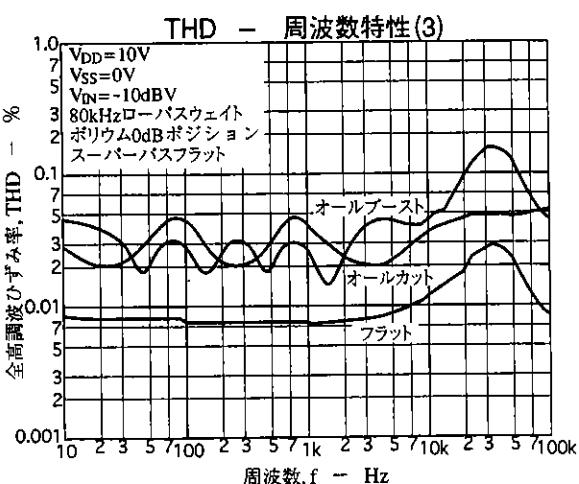
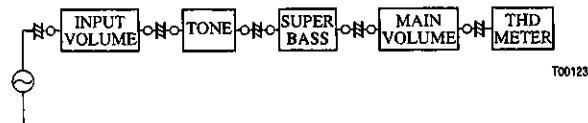
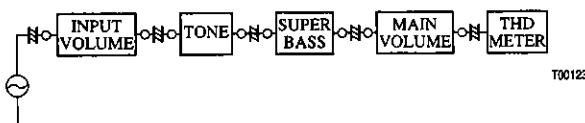
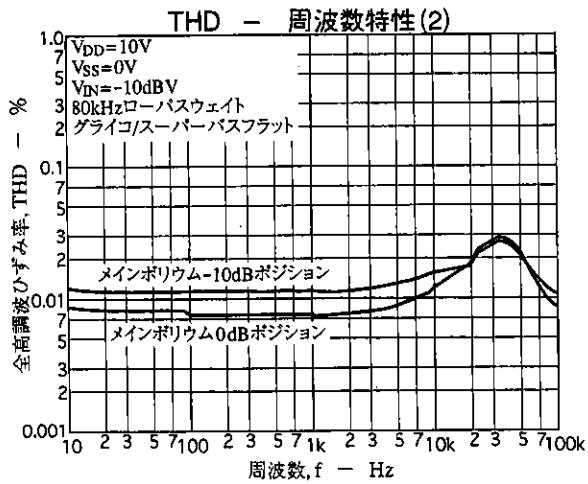
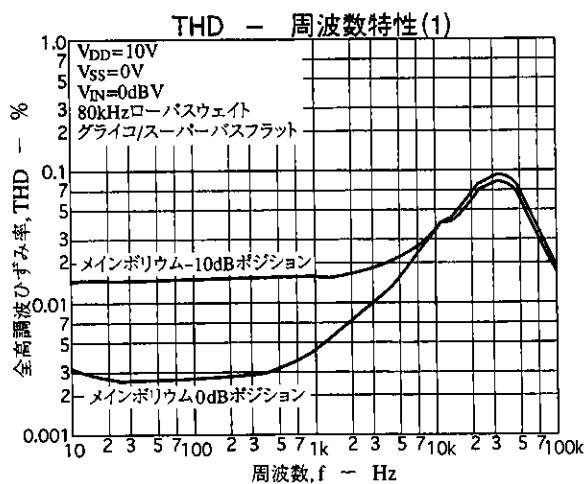
T00120

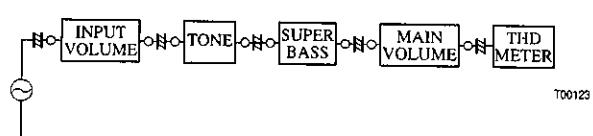
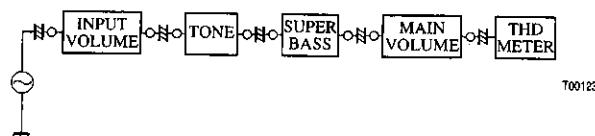
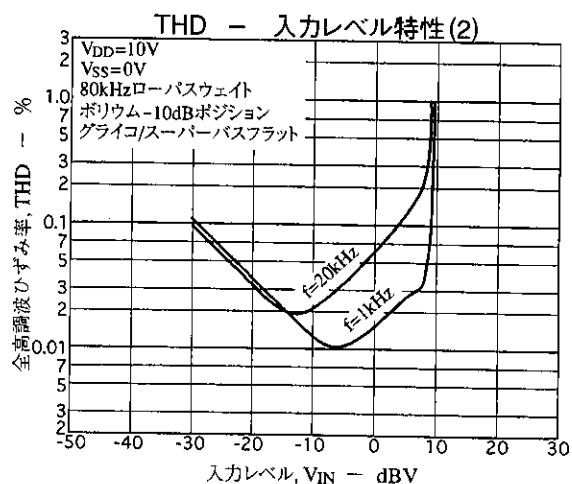
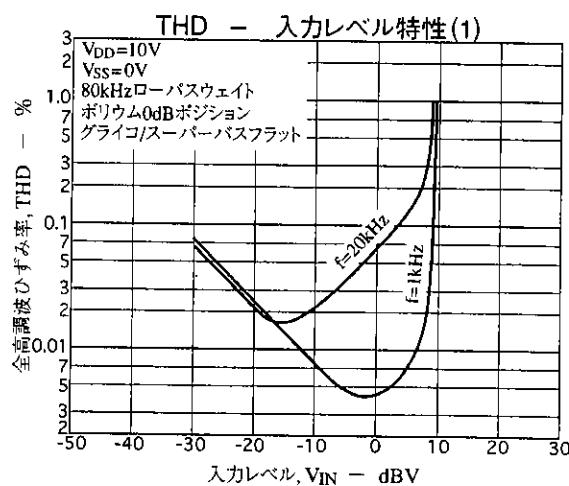
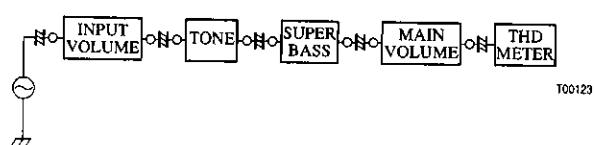
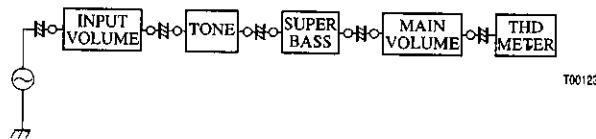
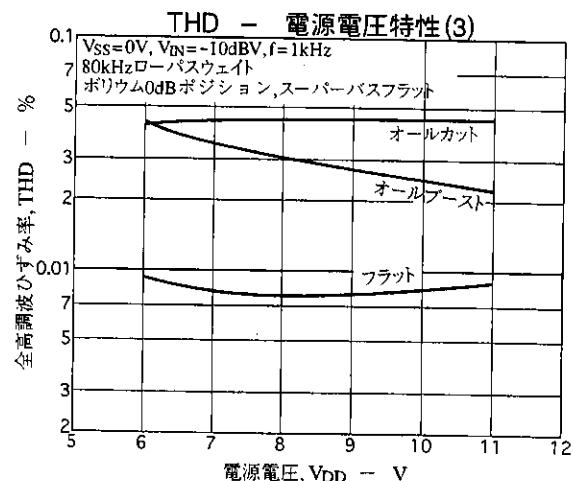
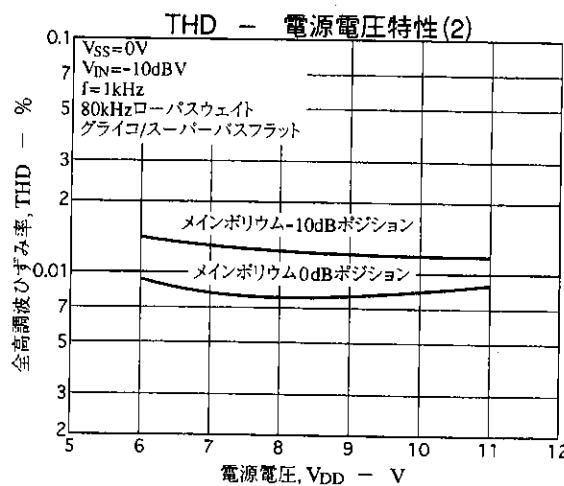


T00121

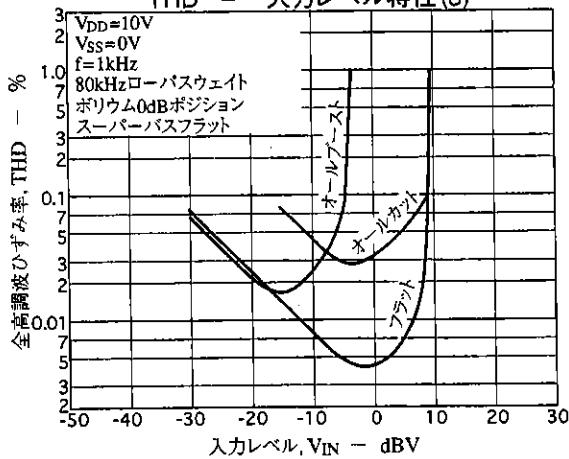


T00122

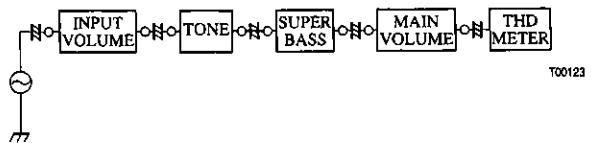
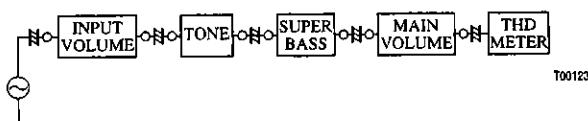
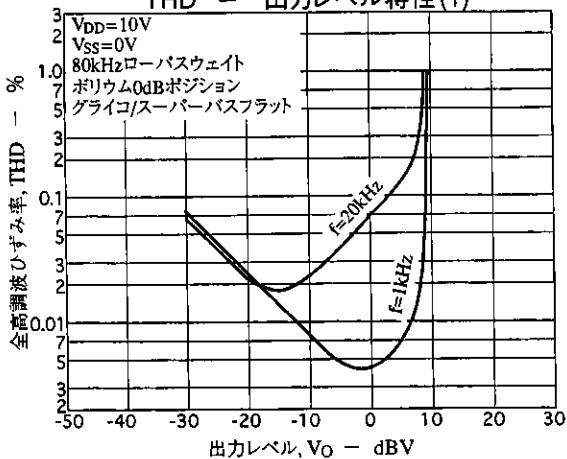




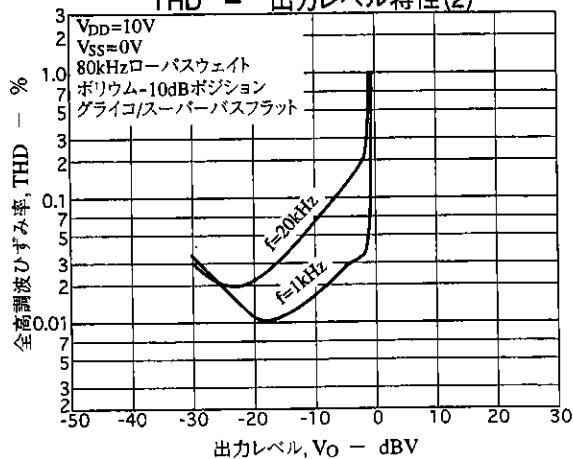
THD - 入力レベル特性(3)



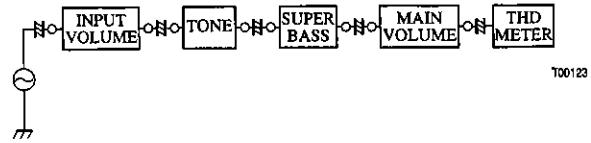
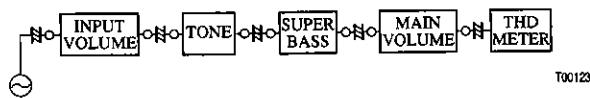
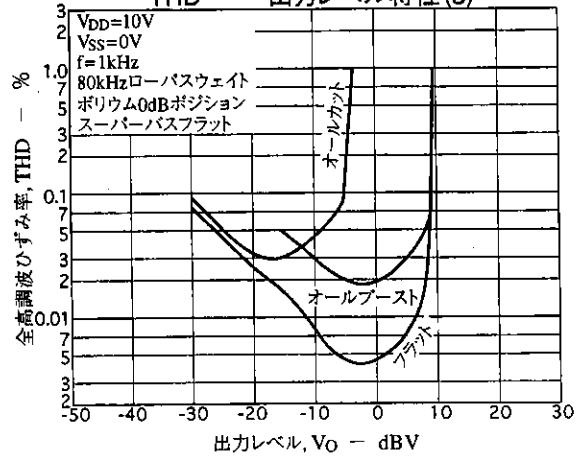
THD - 出力レベル特性(1)



THD - 出力レベル特性(2)



THD - 出力レベル特性(3)



使用上の注意

- 1) 電源投入時には、内部のアナログスイッチの状態が不定である。データをセットするまでは、ミューティング等の対策を外部で行うこと。
 - (2) 電源投入時における初期設定を行うときは、最初にイニシャルデータを送信すること。
イニシャルデータ アドレス(01000001)
データ(D0~D55=0を設定)
その後、ミュート解除前にLch, Rchの初期設定データを送信すること。
- B) CL, DI, CE端子に伝送される高周波ディジタル信号がアナログ信号系に飛び込まないように、これらの信号ラインは、グランドパターンでガードするか、シールド線による伝送を行うこと。

■この資料の情報(掲載回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。

■弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。

■本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」をご確認下さい。