



NOC754C

D254

LA4460,4461

モノリシッククリニア集積回路
カーステレオ用 12W AFパワーアンプ

◇ 色刷単品カタログ NOC754B とさしかえてください。

- 特長**
- ・高利得 51 dB typ, 高出力 12 W typ が得られる。
 - ・出力コンデンサおよびフートストラップコンデンサを除去し 外付け部品のコスト低減およびスペースの縮少が可能である。
 - ・外付け部品が少ない(推奨 8 個, 最少 6 個)。
 - ・電源 on-off 時のショックノイズがほとんど聞こえない。
 - ・出力飽和時の音質がソフトである。
 - ・低域から高域にわたり 低ひずみ率である。
 - ・残留ノイズ ($R_g=0$) が小さい。
 - ・SOP 構造(單一方向ピン)の小型パッケージであるため作業性が良い。
 - ・LA4461 はピン配置を全て逆に設計してあり ステレオ基板が書き易くなっている。
 - ・アースが Pre と Power の 2 個所に設けてあるため プリント基板が書き易く 信号源インピーダンスによるひずみ率特性が安定である。
 - ・電圧利得は 51 dB に固定されているが 抵抗を追加することにより 電圧利得を下げることが可能である。
 - ・逆挿入しても破壊しない。
 - ・オーディオミューティング機能(交流ミュート, 直流ミュート)を内蔵している。
 - ・各種の保護回路を内蔵している。

a. 熱保護回路

b. 過電圧, サージ保護回路

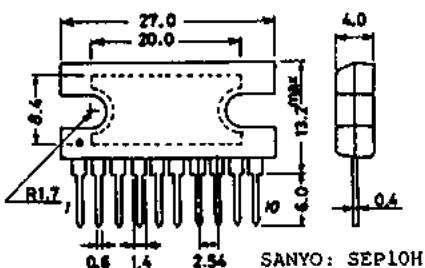
c. 負荷短絡用電流制限保護回路

d. 出力ピン DC 短絡保護回路 (OUT-GND間の短絡保護 および スピーカ保護機能あり)。

		unit	
最大定格 / $T_a = 25^\circ\text{C}$			
最大電源電圧	$V_{CC \max 1}$	無信号時 (30 sec)	25 V
	$V_{CC \max 2}$	有信号時	18 V
電源電流	I_{10peak}	瞬時値 duty $\leq 5\%$, パルス幅 $\leq 1\text{ms}$ 流入のみ	4.5 A
出力電流	I_7, I_9peak	瞬時値 duty $\leq 5\%$, パルス幅 $\leq 1\text{ms}$	4.5 A
サージ電源電圧	V_{surge}	$\leq 0.2\text{sec}$	50 V
許容消費電力	$P_d \max$	$T_c = 75^\circ\text{C}, P_d \max - T_a$ 図 参照	25 W
パッケージ熱抵抗	θ_{j-a}		3 °C/W
動作周囲温度	T_{opg}		-20 ~ +75 °C
保存周囲温度	T_{stg}		-40 ~ +150 °C

■特許の非保証について:
この資料は正確かつ信頼すべきものであると確信しております。ただしその使用にあたって、工業所有権その他の権利の実施に対する保証、または実施権の許諾を行なうものではありません。

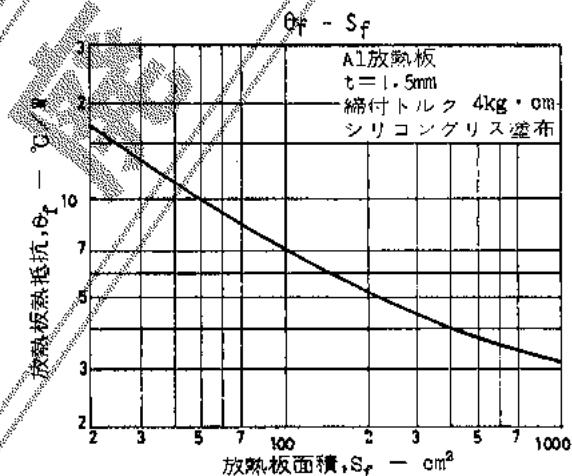
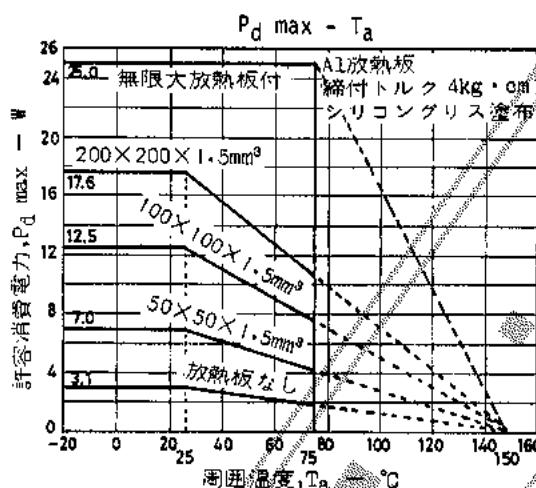
外形図 3024A-S10HIC
(unit : mm)



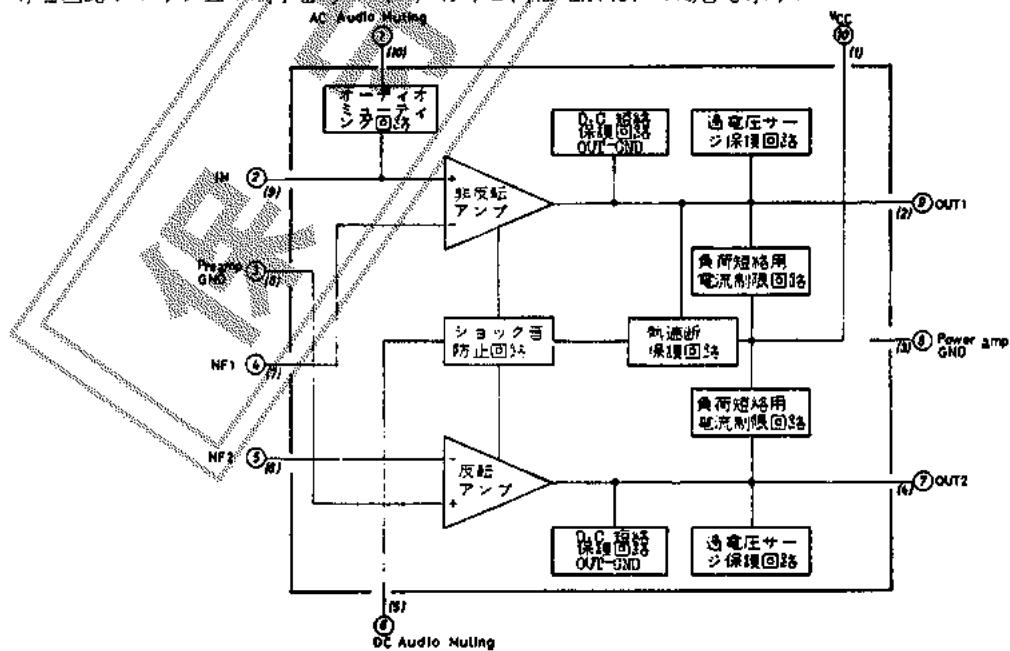
注) LA4461 はピン配置を全て逆にしてある。

推奨動作条件 / $T_a = 25^\circ\text{C}$

推奨電源電圧	V_{CC}	13.2	V	unit
負荷抵抗	R_L	4~8	Ω	
動作特性 / $T_a = 25^\circ\text{C}, V_{CC} = 13.2\text{V}, R_L = 4\Omega, f = 1\text{kHz}, R_g = 600\Omega, 100 \times 100 \times 1.5\text{mm}^3$ A1 放熱板付、指定測定回路において。				
無信号電流	I_{CC0}	min 49	typ 65	max 120 unit mA
電圧利得	VG	開ループ、指定推奨回路による	49	51 53 dB
出力電力	P_o	THD = 10%	10	W
全高調波ひずみ率	THD	$P_o = 1\text{W}$	0.1	%
入力抵抗	r_i		30	k Ω
出力雜音電圧	V_{NO1}	$R_g = 0, f = 20\text{Hz} \sim 20\text{kHz}$ Band Pass Filter	0.4	1.0 mV
	V_{NO2}	$R_g = 10\text{k}\Omega, f = 20\text{Hz} \sim 20\text{kHz}$	0.6	2.0 mV
出力オフセット電圧	V_{off}		-300	+300 mV
ミューティング抑圧度(交流)	A_{TT}	$V_o = 0\text{dBm}, V_M = 9\text{V}$	38	dB

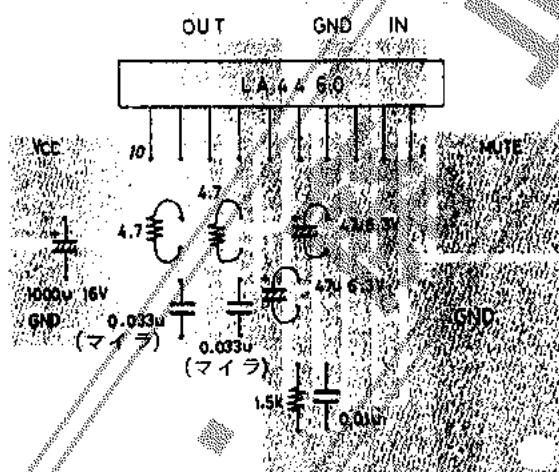
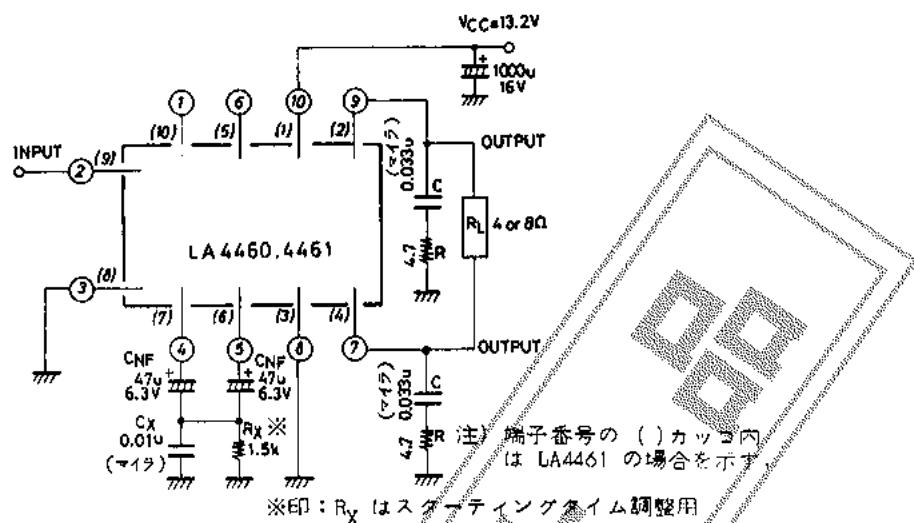
(注) : 直流ミュートは $A_{TT} = \infty$ 

等価回路ブロック図：電子番号の（）カッコ内は LA4461 の場合を示す。

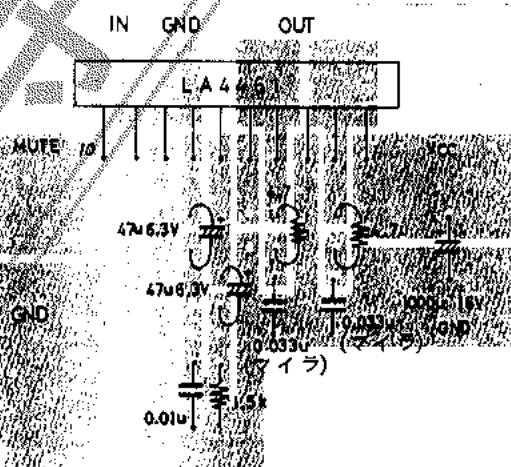


LA4460,4461

■ 應用回路例 1：推奨回路

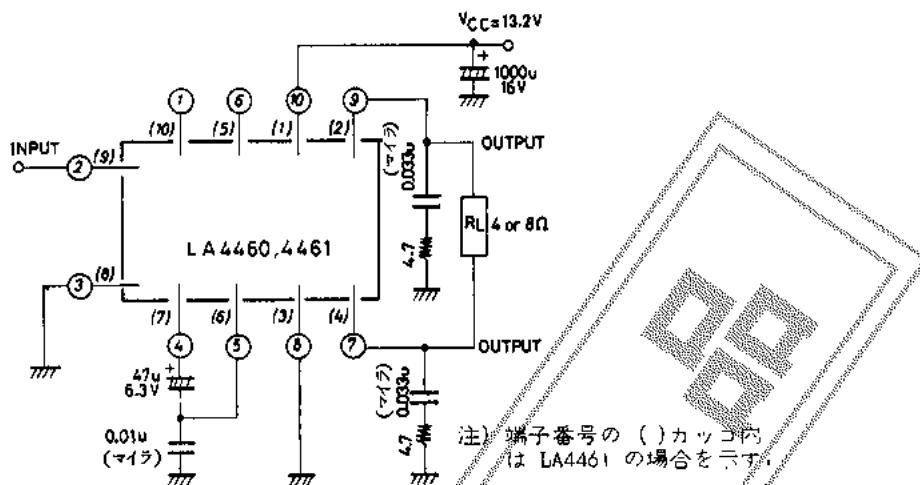


LA4460 プリントパターン例 (銅箔面) 40×50mm²



LA4461 プリントパターン例 (銅箔面) 40×50mm²

■ 應用回路例 2：最小部品回路



1. 外付部品の役割

LA4460/61 の外付部品点数は 應用回路例 1 のように推奨 8 個である。

すなわち	・帰還コンデンサ	2 個	$47\mu F / 6.3V \times 2$
	・発振補正コンデンサ	1 個	$0.01\mu F$
	・スタートタイミングタイム調整用抵抗	1 個	$1.5k\Omega$
	・発振補正 C・R	4 個	$0.033\mu F \times 2, 4.7\Omega \times 2$

で構成されている。

a) 帰還コンデンサ C_{NF}

低域のカットオフ周波数 f_L に関係し C_{NF} を大きくすると f_L は下がり C_{NF} を小さくすると f_L は上がる。

b) 発振補正コンデンサ C_X

非反転の NF 端子から反転の NF 端子へ信号を供給するわけであるが フローティングとなった C_{NF} の一側と GND間に発振補正用 $C_X = 0.01\mu F$ を推奨する。原則として マイラコンデンサを進めるが 基板の安定性によってはセラミックコンデンサでも問題ない。

c) スタートタイミングタイム調整用抵抗 R_X

R_X はスタートタイミング t_S の調整を目的とし $1.5k\Omega$ を付加している。この場合 出力端子の立上り直角軌跡は下図のようになる。



電源を投入した後 約 0.4sec で信号が出るように設定されている。 R_X を小さくすると t_S は長くなるが 反転側への信号成分が R_X を介して逃げたため 負荷端の合成出力は等価的に減少する。

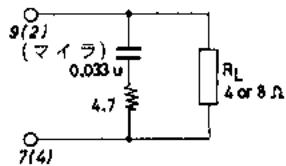
また R_X を大きくし ($R_X = \infty$) 應用回路例 2 のようにすると t_S は 0sec と短くなり 下図のような立上り軌跡となる。



d) 負荷端発振補正コンデンサ C・R

高域寄生発振防止のため 出力端と GND 間にそれぞれ $0.033\mu F + 4.7\Omega$ を推奨する（原則としてマイラコンデンサとする）。なお この発振対策は 基板の安定性によって 次のような方法にするともできる。

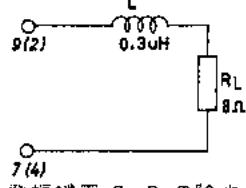
①



注意

- ・低温での発振に気をつける。
- ・ステレオ基板の発振に気をつける。
- ・出力コードはシールド線を使用しないこと。

②



注意

- ・低温の発振に気をつける。
 - ・負荷抵抗は 8Ω とする。
 - ・出力コードはシールド線を使用しないこと。
- L は $0.3\mu H$ 以上とする。

発振補正 C・R の除去

使用コイル

空しん

内径：8mm

巻数：6 ターン

線種：UEW 1.5

巻き方：ノイード (0.3mm)

これらは 応用回路例 1, 2 について利用できる。

2. IC 内部の特長と残りピンの役割

- ・入力回路に pnp を採用し 入力電位をほぼ 0 バイアス設計としたため 入力カップリングコンデンサの除去が可能となり ダイレクト接続ができる。ただし シュウ動ノイズが問題となる場合は入力にコンデンサを直列に入れる。
- ・負荷短絡による破壊 もしくは 劣化を防止するため 負荷短絡用電流制限型保護回路を内蔵している。ただし 負荷短絡テストをする場合はかならず規定の放熱板を付けて行なうこと。
- ・電源投入時に発生するポップ音防止回路を設け、しかもこのときのオフセットを小さくしてスピーカ破損の危険がないように工夫している。
- ・オープンループの電圧利得を下げ 負帰還量を浅くして ソフトクリップとしている。高周波回路等への輻射や安定性を配慮している。なお 負帰還量を浅くしたことによって生ずるひずみ率の悪化は 独自のひずみ率低減回路を内蔵し $0.1\% \text{ typ}$ を維持している。
- ・外付け部品を減少させる一方法として発振補正用の容量を内蔵している。
- ・容量値は 30pF であり この容量によってアンプの高域カットオフ周波数 f_H (-3dB 点) が決定されている ($f_H = 30\text{kHz}$)。
- ・電圧利得のバラツキを少なくするために帰還抵抗 R_{NF} を内蔵し 電圧利得を 51dB 固定とした。

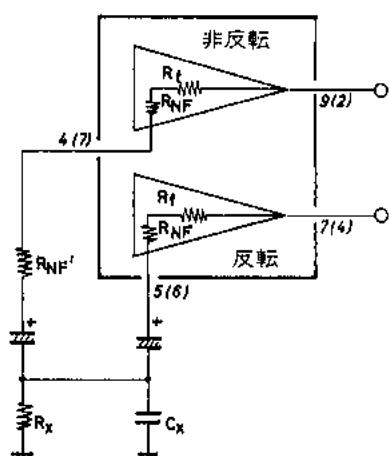
$$R_{NF} = 53\Omega, R_f = 20k\Omega$$

$$R_{NF} = 0 \text{ のとき}$$

$$VG = 20 \log \frac{R_f}{R_{NF}} (\text{dB})$$

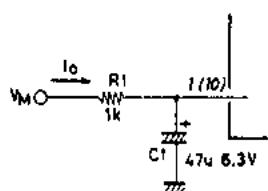
$$R_{NF}' \text{ 使用時}$$

$$VG = 20 \log \frac{R_f}{R_{NF}' + \frac{R_{NF}}{2}} (\text{dB})$$



抵抗 $R_{NP'}$ を追加することにより電圧利得を下げることができる。ただし $R_{NP'}$ は ④ ピン側に接続する(応用回路例 2 は ④ ピン側, ⑤ ピン側いずれも調整可能)。

- GNDピンを2箇所設け pre GND および power GND で構成されている。そのため IC の安定性が向上し特に信号源インピーダンス R_g が大きくなつた時のひずみ率悪化現象が改善されほぼフラットな特性にできる。
- 電源ラインにサーチが加わった時に IC を破壊から保護するため過電圧保護回路を内蔵している。過電圧設定は 25V で ジャイアントパルスサーチ 200msec の時 50V まで耐えられる。
- OCL 結線のため DC ショート保護回路が必要である。out-GND 間のショートに耐えられる地絡保護回路が内蔵されている。ショート時および解除時のオフセットを考慮しているので IC とスピーカの両者を保護することができる。
- それぞれの応用回路においてオーディオミューティングを付加する場合は下図のようとする。



$6V \leq V_M \leq V_{CC}$
推奨 $V_M = 9V$
 $A_{TT} = 38dB (R_g = 600\Omega)$

流入電流 I_o は次式となる。

$$I_o = \frac{V_M - V_{BE}}{R_1}$$

ミューティング抑圧度をアップする場合は入力に 5.6kΩ を直列に接続すると 抑圧度を 55dB にすらることができる。入力コンデンサを付加すると交流ミューティング on 時のショック音が大きくなるので注意すること。なお R_1, C_1 を大きくすれば軽減できる。次にパワー IC を完全に遮断したい場合は DC Audio Muting 端子を接地すれば直流制御が可能であり 出力オフセットがないのでスピーカを破損することなく直流ミューティングがかかり 抑圧度を 00 にできる。

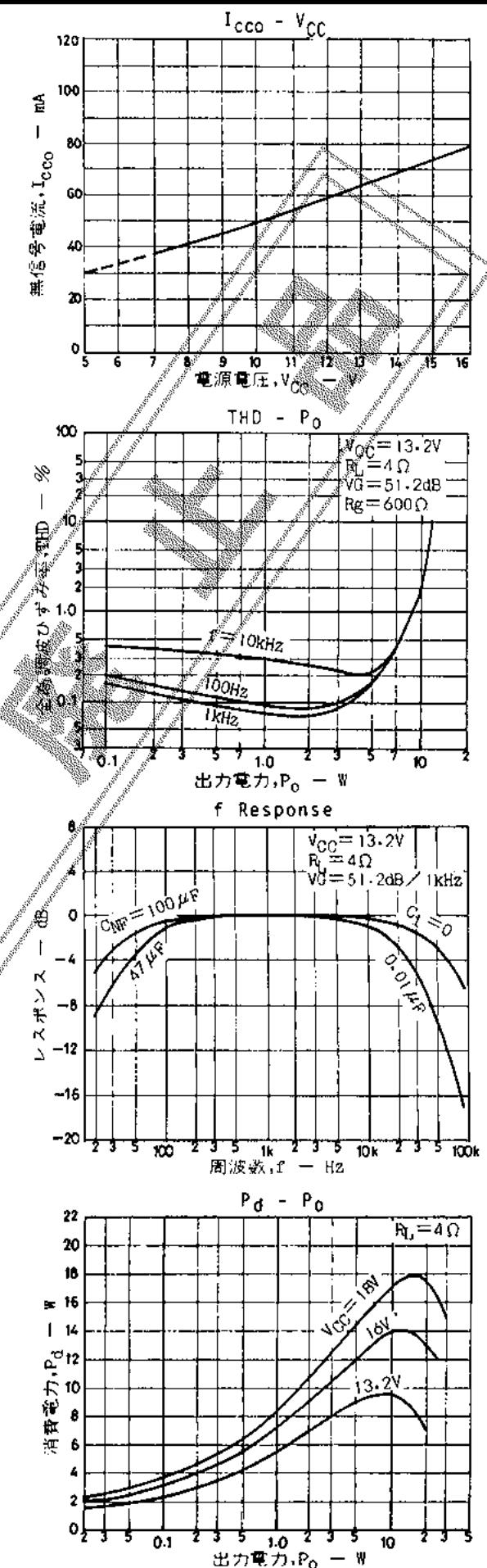
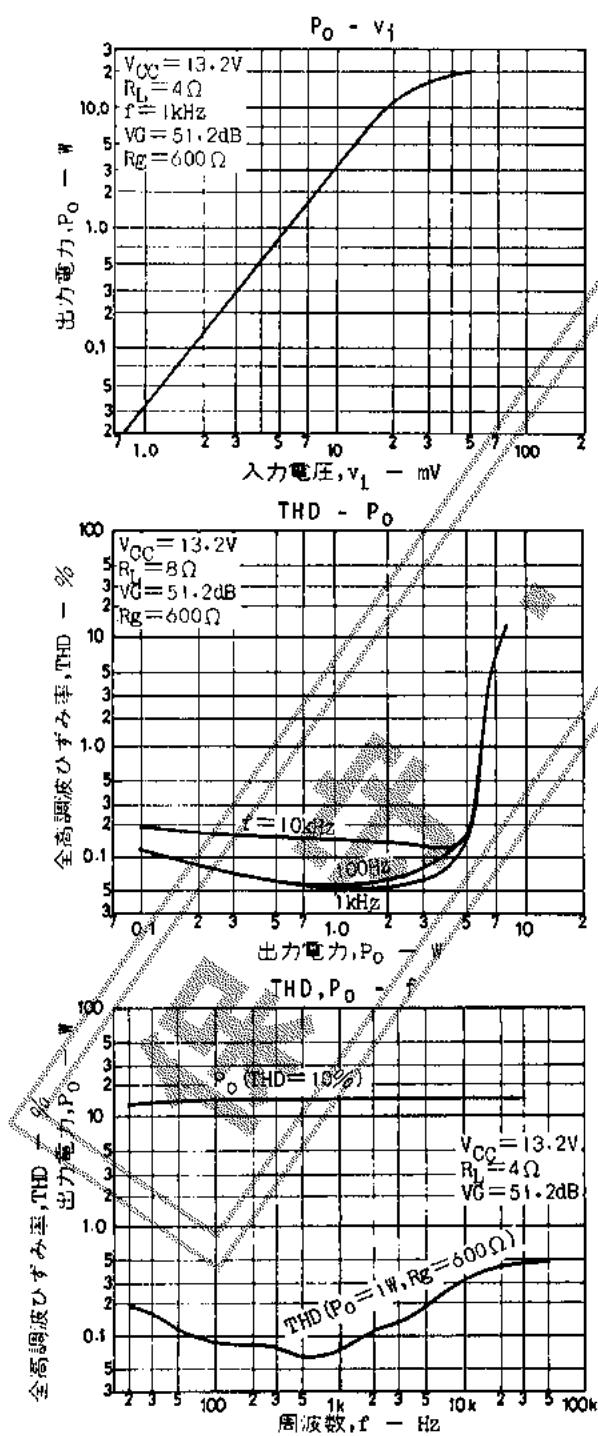


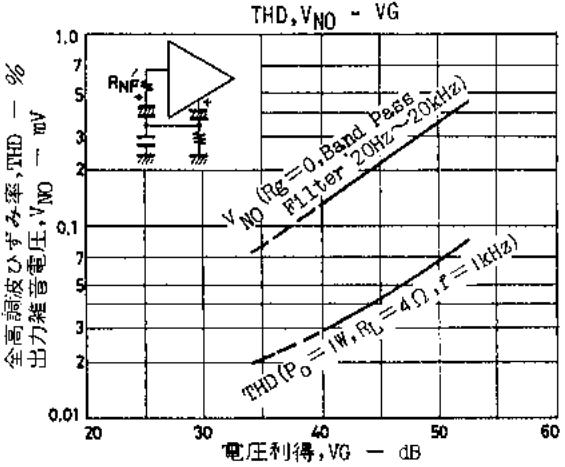
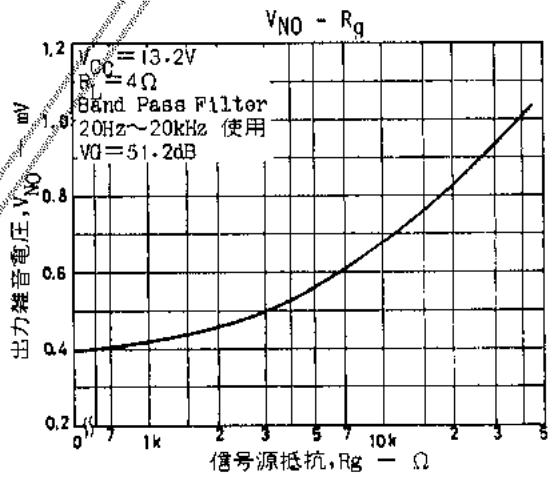
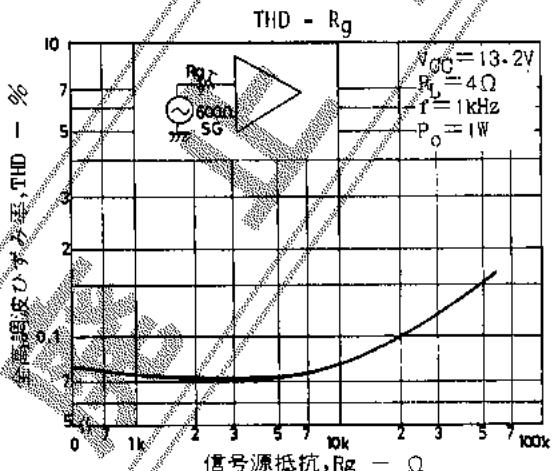
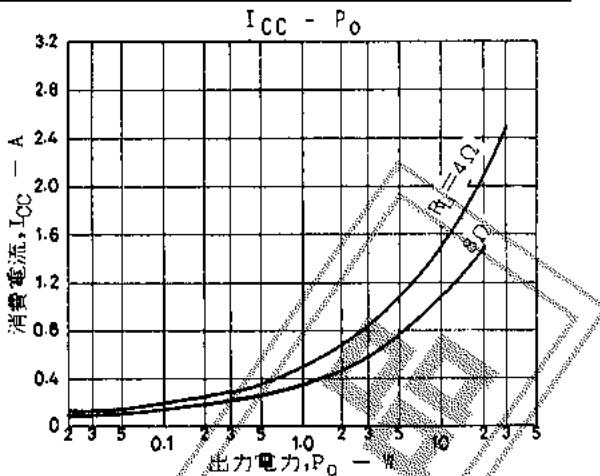
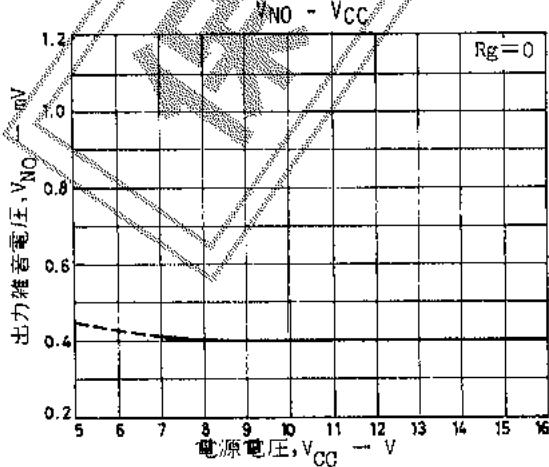
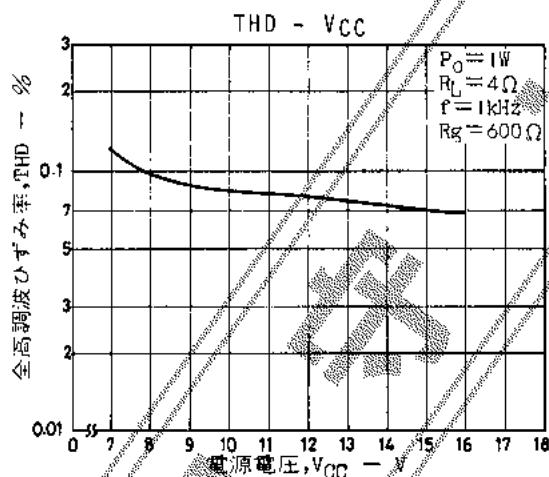
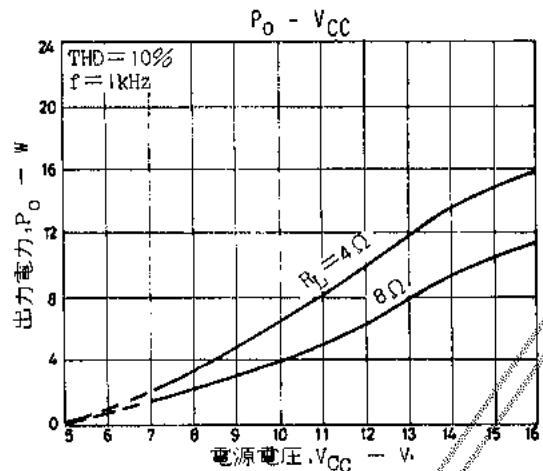
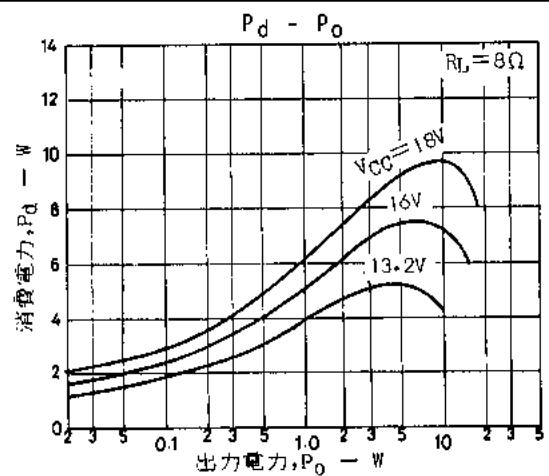
交流ミューティングおよび 直流ミューティング共にポップ音は小さい。

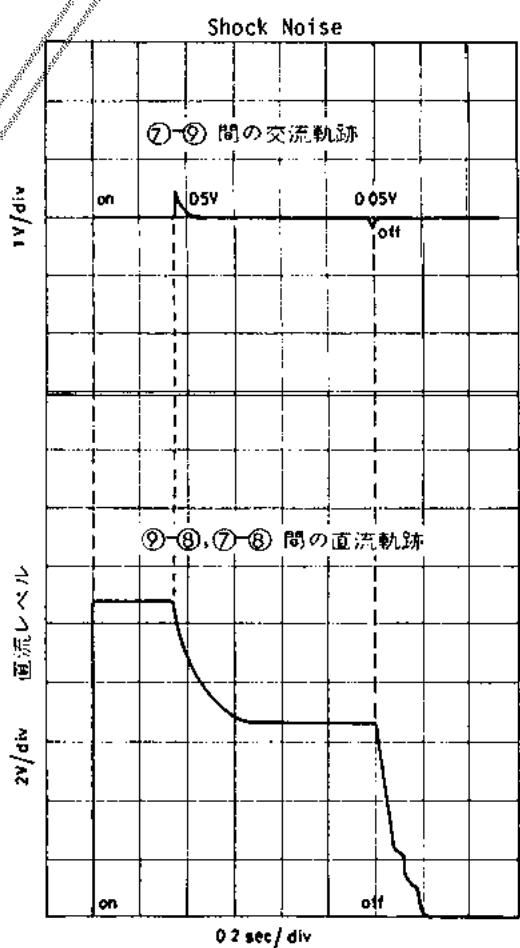
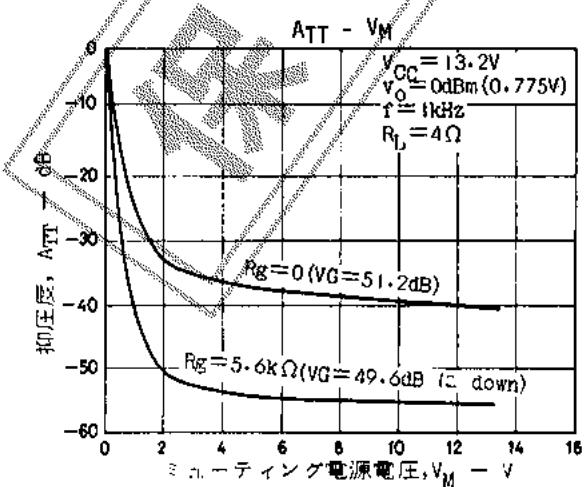
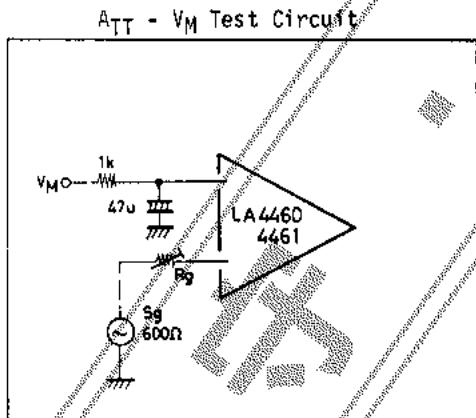
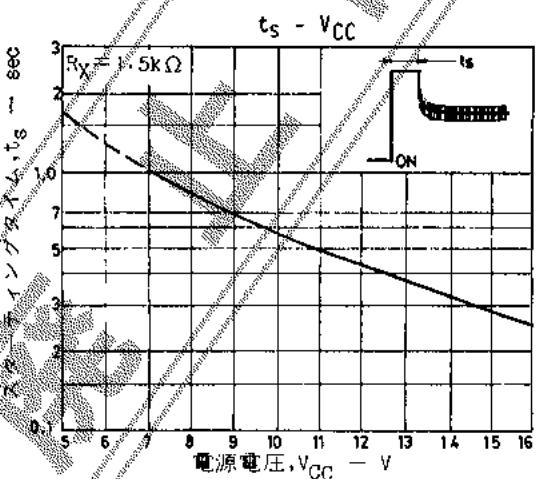
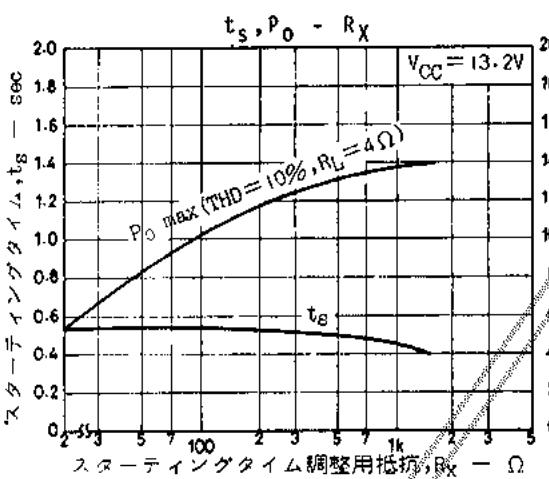
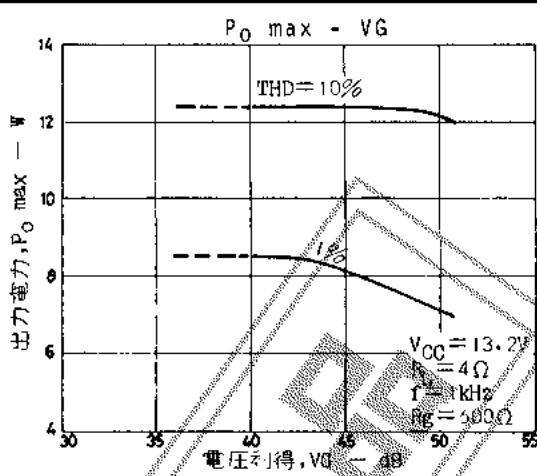
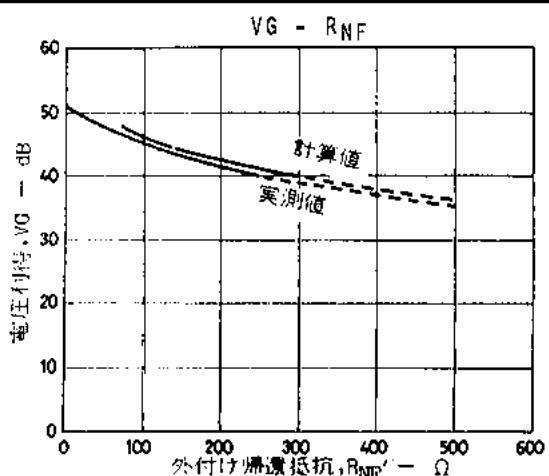
3. ピン端子電圧 (unit: V)

LA4460	1	2	3	4	5	6	7	8	9	10
LA4461	10	9	8	7	6	5	4	3	2	1
機能ピン	AO Audio Muting	IN PUT	Pre GND	NON INV NF	INV NF	DC Audio Muting	INV OUT	Power GND	NON INV OUT	V _{CC}
無信号時 端子電圧	0	-0.06	0	2.8	2.8	5.6	6.6	0	6.6	13.2

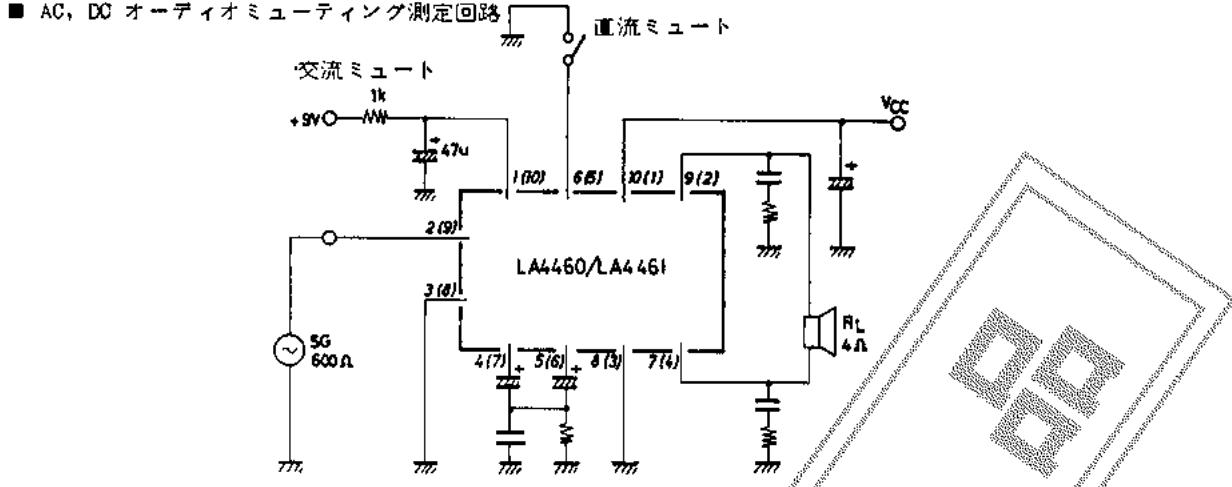
- ◆ 一般特性については応用例 1 でデータ収集をしているが、応用例 2 にしても特性への変化はないので利用できる。ただし、電源投入時のショック音、スターティングタイム (t_s) および 直流ミュートの 3 点については応用例 1 についてのみ示した。応用例 2 における電源投入時のショック音、スターティングタイム (t_s) および 直流ミュートについては 4 ページ 1-C を参照のこと。



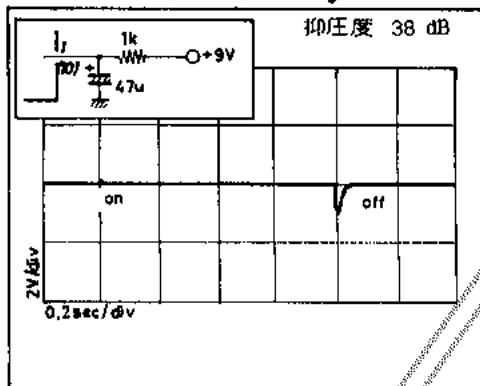




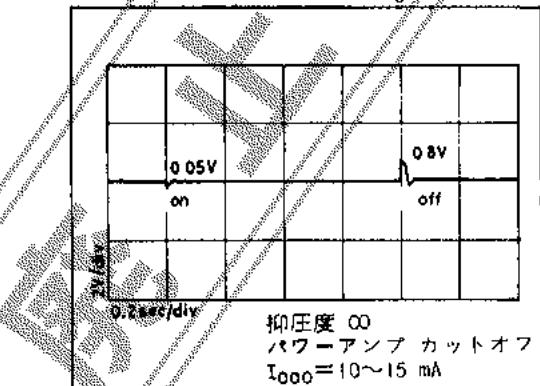
■ AC, DC オーディオミューティング測定回路



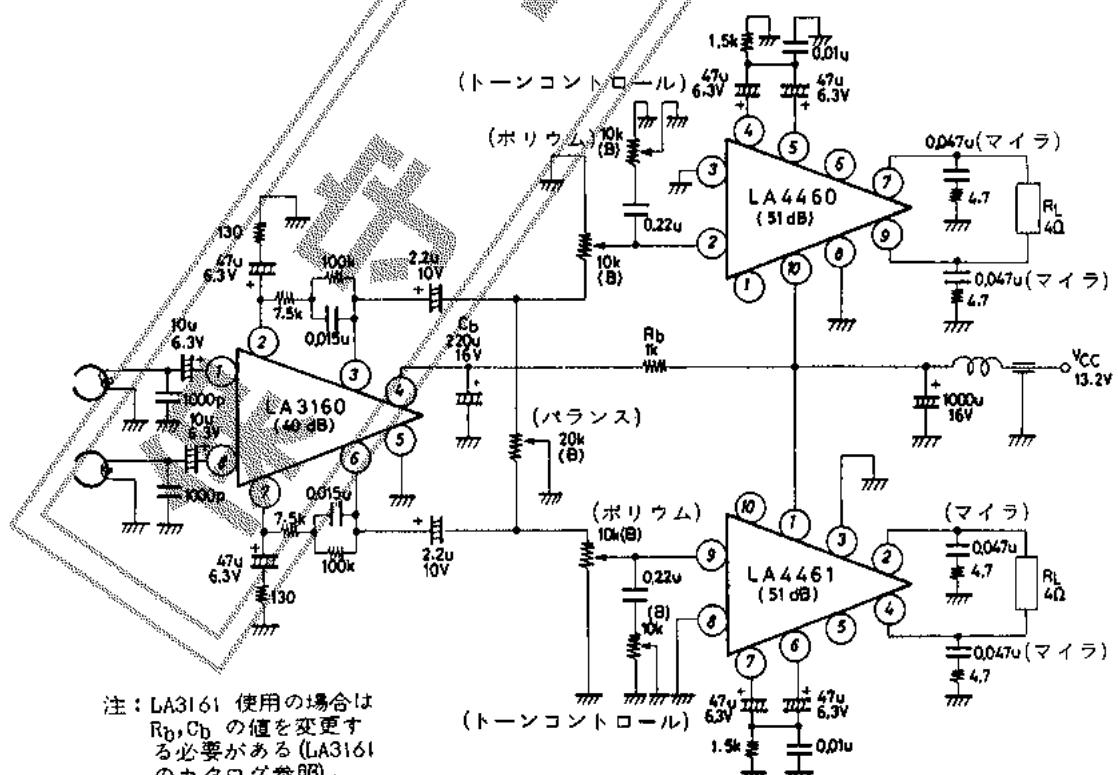
AC Audio Muting

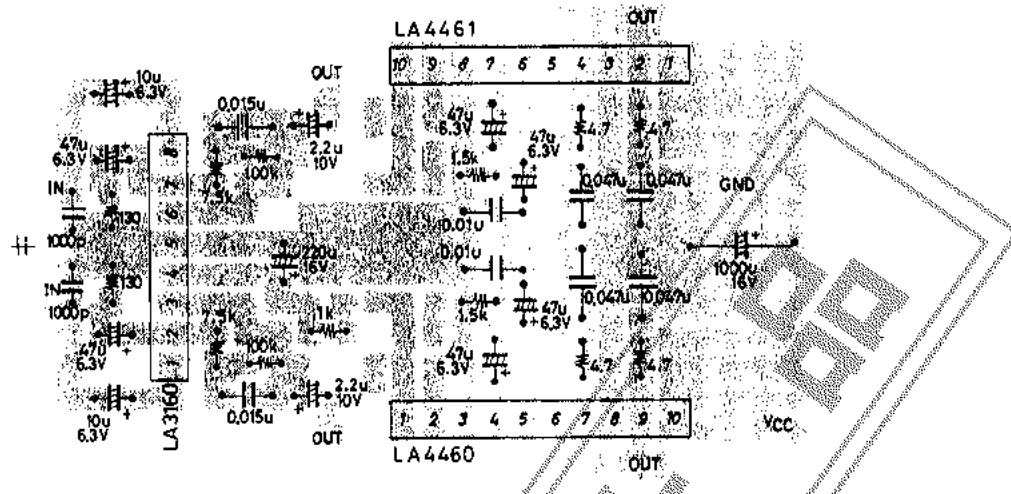


DC Audio Muting

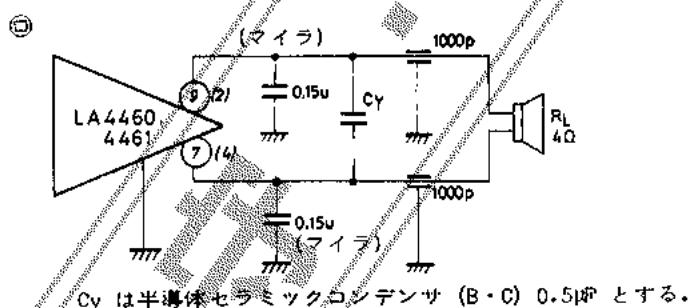
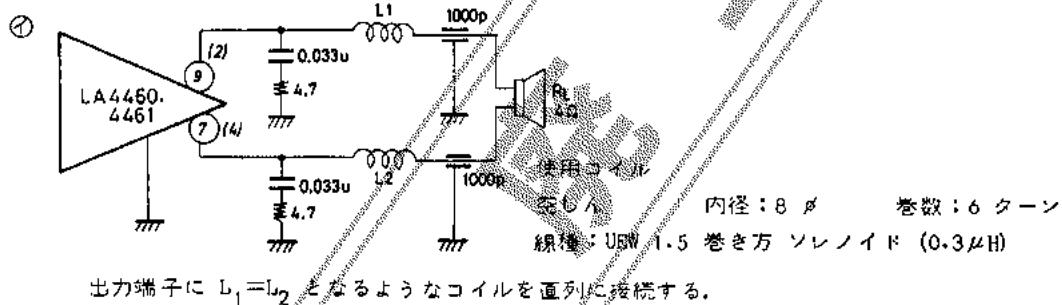


■ 応用回路例 3



プリントパターン例（銅箔面） $42 \times 55\text{mm}^2$

◆ 出力端子に貫通コンデンサを採用する場合の発振補正例



IC 使用上の注意

・最大定格

最大定格付近で使用した場合、わずかの条件変動でも最大定格を越えることがあり、破壊事故を招くので充分な注意が必要である。

・ピン間短絡

ピン間を短絡したままで電源投入をすると、破壊および劣化の原因となるので、ICを基板にとりつける際にはピン間がハンダ等で短絡していないか充分確認の上、電源を入れるようにする。

・プリント基板

基板を作成する場合、プリントパターン例を参考にし、入出力の帰還ループができないようにする。

・その他

このICは内部にてBTL結線をしたOCLパワーICである。出力端子に接続される測定器類(パルボル、ひずみ率計、オシロスコープ)のアースが入力系の測定器アースと共通にならないようアースの絶縁に注意する。