

SANYO**三洋半導体ニュース**

No. 995G

42093

半導体ニュースNo.995Fとさしかえてください。

Nチャネル E/D MOS LSI

LM6416E — 制御用 4 ビット 1 チップ マイクロコンピュータ

LM6416Eは内部にROM, RAM, ALU, I/Oポート, タイマ, クロックジェネレータなどを1チップに集積したNチャネルMOSの4ビットマイクロコンピュータである。内蔵メモリの容量はROM1024バイト(1Kバイト) RAM 64×4ビットであり、I/Oポートは21端子を有した制御用マイクロコンピュータである。低価格セットへの応用に適したLM6400シリーズの低位機種である。

② セラミック発振オプションはない。セラミック発振希望時はLM6416Fを使用すること。

(1) ハード上の特長(外付け部品数の削減)

- ・サイクルタイム $4\mu\text{s} \sim 40\mu\text{s}$ 。
- ・12V系機器と直接インタフェイスが可能(15V耐圧)。
- ・クロック発振回路内蔵(RC発振)。
- ・全出力ポートがLEDドライバ内蔵(5ポート/17ピン, $V_{OL}=1.5\text{V}/I_{OL}=10\text{mA}$)。
- ・入出力両用ポート(2ポート/3ピン)。
- ・5V (typ) の単一電源でかつ、動作範囲が広い($V_{DD}=4.5 \sim 6.5\text{V}$)。
- ・初期リセットおよび外部疑似割込み入力端子にシュミットゲート内蔵。

(2) ソフト上の特長(ROM容量の有効活用)

- ・LM6402/05と共通な65種の命令。
- ・2レベルサブルーチンネステイング可。
- ・疑似割込み機能つき(外部/内部)。
- ・広範囲設定のできるプログラマブルタイマ内蔵。
- ・ページ指定の自動歩進。

(3) 評価用チップ

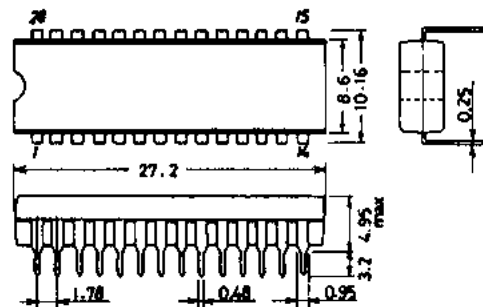
- ・LM6416Eの応用開発を行なうために評価用チップ(エバリュエーションチップ) LM6497およびギヤーバックLM64PG97が準備されている。

この資料の応用回路および回路定数は一例を示すもので、量産セットとしての設計を保証するものではありません。

またこの資料は正確性の信頼すべきものであると確信しておりますが、その使用にあたってはお客様の工業所有権その他の権利の実施に対する保証を行なうものではありません。

The application circuit diagrams and circuit constants herein are included as an example and provide no guarantee for designing equipment to be mass-produced. The information herein is believed to be accurate and reliable. However, no responsibility is assumed by SANYO for its use; nor for any infringements of patents or other rights of third parties which may result from its use.

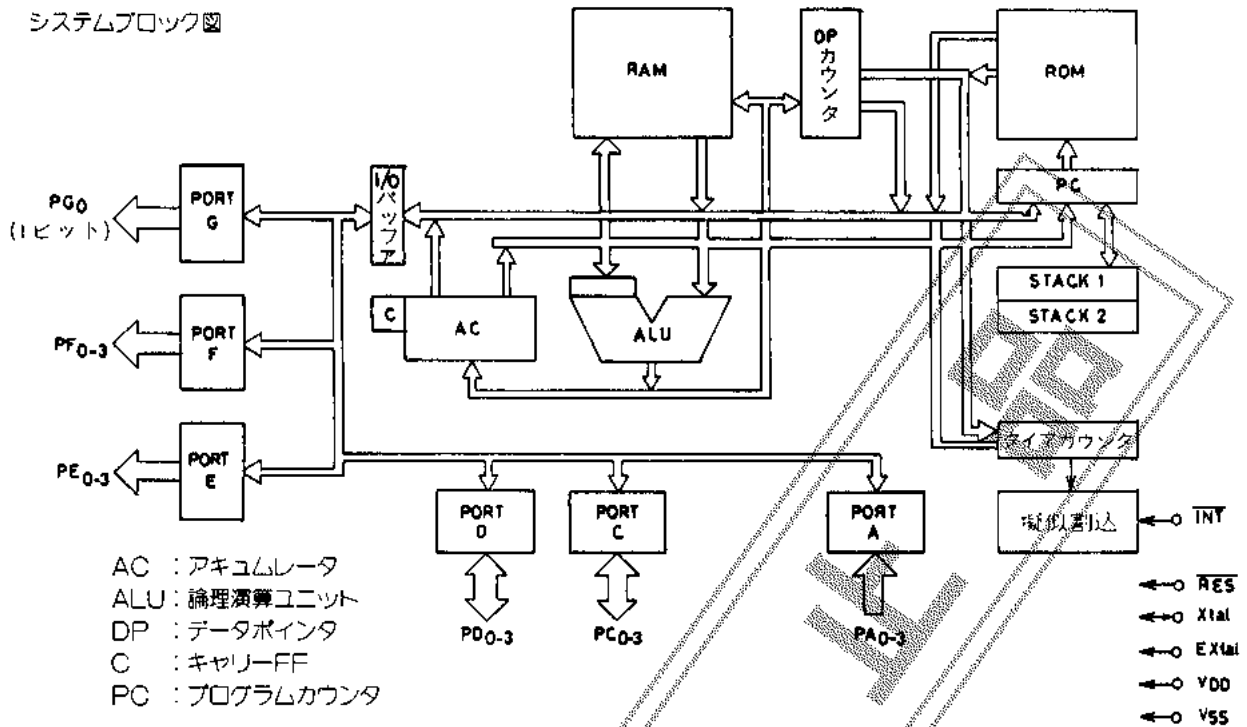
外形図 3029A
(unit: mm)



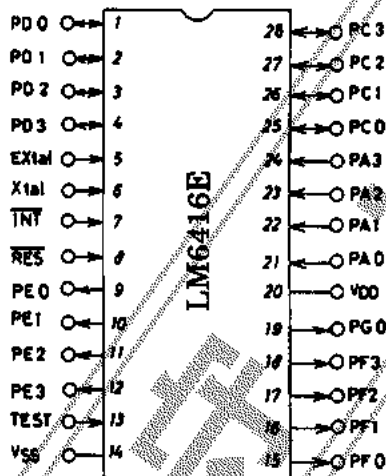
SANYO: DIP28S

※これらの仕様は、改良などのため変更することがあります。

システムブロック図



パッケージおよび端子名



(端子名称)

Xtal, Extal : OSC用発振子

INT : インタラプト

RES : リセット

PA0-3 : 入力ポート A0-3

PC0-3 : 入出力ポート C0-3

PD0-3 : 入出力ポート D0-3

PE0-3 : 出力ポート E0-3

PF0-3 : 出力ポート F0-3

PG0 : 出力ポート G0

TEST : テスト

端子機能

端子名称	入出力	機能
INT	入力	・ 疑似割込み要求入力端子。
RES	入力	・ リセット入力端子。
PA0-3	入力	・ 入力ポートA0 ~ A3。 ・ 4ビット入力とビットテストができる。
PC0-3	入出力	・ 入出力ポートC0 ~ C3。 ・ 入力時には4ビット入力とビットテストができる。 ・ 出力時には4ビット出力とビットのセット、リセットができイミディエイト・データ出力ができる。
PD0-3	入出力	・ 入出力ポートD0 ~ D3。 ・ 入力時には4ビット入力とビットテストができる。 ・ 出力時には4ビット出力とビットのセット、リセットができさらにイミディエイト・データ出力ができる。

次ページへ続く

端子名称	入出力	機能
PE0-3	出力	・出力ポートE0～E3。 ・4ビット出力とビットのセット、リセットができる。
PF0-3	出力	・出力ポートF0～F3。 ・4ビット出力とビットのセット、リセットができる。
PG0	出力	・出力ポートG0。 ・1ビット出力とビットのセット、リセットができる。
Xtal	入出力	・内部クロック発振用の共振回路外付け端子。 ・この端子とEXtal端子共にRCをつけて用いる。
EXtal	入力	・Xtal端子と共にRCを付けて用いる。
VDD	入力	・電源端子、通常+5Vに接続。
VSS	—	・電源のGNDに接続。
TEST	入力	・LSIのテスト端子、通常はVSS (GND) に接続。

絶対最大定格/ $T_a = 25^\circ\text{C}$, $V_{SS} = 0\text{V}$

			unit
最大電源電圧	$V_{DD\max}$	$-0.3 \sim +8$	V
入力電圧	V_{IN}	但しEXtal端子は、自走発振レベルまで許容する	$-0.3 \sim +15$ V
出力電圧	V_{OUT}	出力トランジスタがoffしている場合	$-0.3 \sim +15$ V
平均出力電流 注1)	$I_{OLA(1)}$	ポートの各端子あたり	20 mA
	$I_{OLA(2)}$	C, Dポートの合計	100 mA
	$I_{OLA(3)}$	E, F, Gポートの合計	110 mA
せん頭出力電流 注2)	$I_{OLP(1)}$	ポートの各端子あたり	20 mA
	$I_{OLP(2)}$	C, Dポートの合計	120 mA
	$I_{OLP(3)}$	E, F, Gポートの合計	130 mA
許容消費電力	$P_{d\max}$	$T_a = -30 \sim +70^\circ\text{C}$	400 mW
動作周囲温度	T_{opg}		$-30 \sim +70$ °C
保存周囲温度	T_{stg}		$-55 \sim +125$ °C

注1) 100msの期間の平均電流、いかなる100msの期間の平均値もこえてはならない限界値である。

注2) 一瞬でもこの値をこえてはならない限界値である。

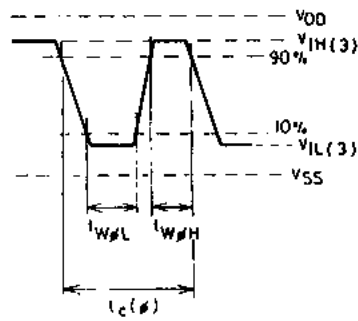
許容動作範囲/ $T_a = -30 \sim +70^\circ\text{C}$, $V_{SS} = 0\text{V}$

		min	typ	max	unit
電源電圧	V_{DD}	4.5		5.5	V
ポート入力	入力「H」レベル電圧 $V_{IH(1)}$	$0.6V_{DD}$		13.5	V
	入力「L」レベル電圧 $V_{IL(1)}$	V_{SS}		$0.3V_{DD}$	V
INT, RES	入力「H」レベル電圧 $V_{IH(2)}$	$0.7V_{DD}$		13.5	V
	入力「L」レベル電圧 $V_{IL(2)}$	V_{SS}		$0.3V_{DD}$	V
EXtal	クロック周期 $t_C(\phi)$	同上、図1参照	1.0	10.0	μs

前ページから続く

				min	typ	max	unit
RC発振回路	RC発振外付抵抗	R2	図2 参照	8	10	100	kΩ
	RC発振外付容量	C3	同上	45	68	200	pF
TEST	入力「L」レベル電圧	V _{IL} (4)		V _{SS}		1.4	V
電気的特性 / T _a = -30~+70°C, V _{DD} = 4.5~6.5V, V _{SS} = 0V							
Aポート INT, RES	入力「H」レベル電流	I _{IH} (1)	V _{IN} = 13.5V			10	μA
	入力「L」レベル電流	I _{IL} (1)	V _{IN} = V _{SS}	-10			μA
C, Dポート (出力オフ時)	入力「H」レベル電流	I _{IH} (3)	V _{IN} = 13.5V			10	μA
	入力「L」レベル電流	I _{IL} (3)	V _{IN} = V _{SS}	-10			μA
C, D, E, F, G ポート	出力「L」レベル電圧	V _{OL} (1)	V _{DD} = 4.5V I _{OL} = 10mA			1.5	V
	出力オフリーク電流	I _{OFF} (1)	V _{OH} = 13.5V			10	μA
RC発振周波数	f _{osc} (1)	C = 68pF* R = 10kΩ *基板配線等の浮遊容量を含む。 T _a = 0~+70°C		620	770	890	kHz
	f _{osc} (2)	同上 T _a = -30~+70°C		620	770	960	kHz
消費電流	I _{DD} (1)	800kHz発振時 出力=オープン T _a = 0~+70°C			17	30	mA
	I _{DD} (2)	同上 T _a = -30~+70°C			17	35	mA
	I _{DD} (3)	1000kHz発振時 出力=オープン T _a = -30~+70°C			17	36	mA
入力端子容量	C _i				10		pF

図1 Extal入力波形



ポートの入出力形式について
入力専用
(ハイスレッシュヨルド入力)

出力専用
(オープンドレイン出力)

入出力共通
(ハイスレッシュヨルド入力
オープンドレイン出力)

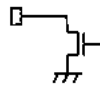
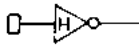
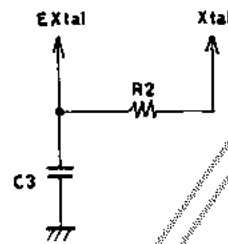


図2 RC発振推奨回路



LM6416E, LM64PG97のRC発振について

1. LM6416EのRC発振周波数のばらつき範囲は、外付定数 $C=68\text{pF}$ 、 $R=10\text{k}\Omega$ の1点のみで

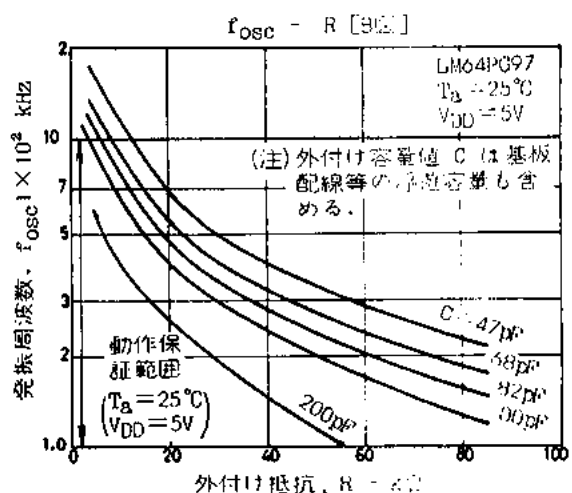
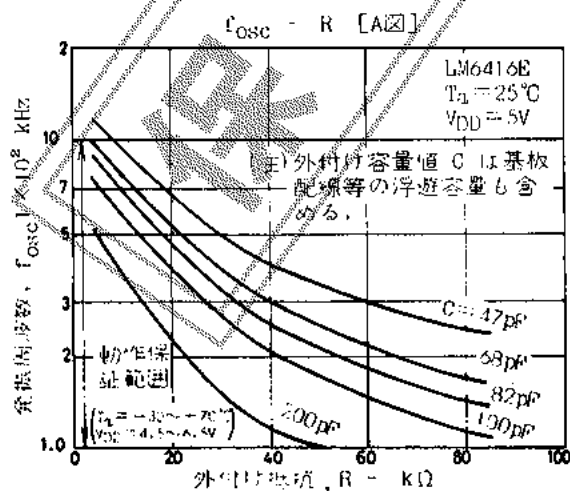
- min typ max
1) $f_{\text{osc}(1)}=620 \sim 770 \sim 890\text{kHz}$ ($T_a=0 \sim +70^\circ\text{C}$)
2) $f_{\text{osc}(2)}=620 \sim 770 \sim 960\text{kHz}$ ($T_a=-30 \sim +70^\circ\text{C}$)
を保証している。

2. $C=68\text{pF}$ 、 $R=10\text{k}\Omega$ 以外の定数で、typ値770kHz以外の周波数を使用する場合、RC定数はA図の“標準外付抵抗対周波数特性”を参考に決める。ただし、この場合以下の点に注意する。

- 1) 発振周期がEXtal端子の推奨動作クロック周期の範囲($1 \sim 10\mu\text{s}$)内になること。
2) RC定数を推奨外付定数範囲($C=45 \sim 200\text{pF}$ 、 $R=8 \sim 100\text{k}\Omega$)内から選ぶこと。

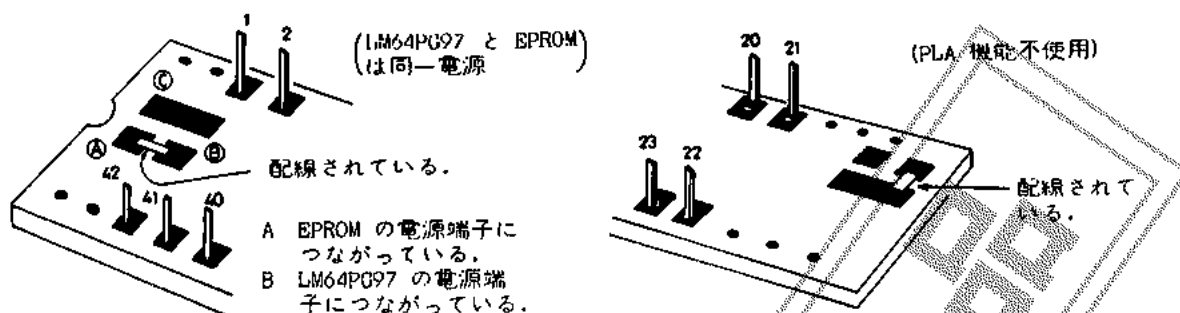
なお、 $C=68\text{pF}$ 、 $R=10\text{k}\Omega$ 以外の定数の使用でも出荷時の選別は $C=68\text{pF}$ 、 $R=10\text{k}\Omega$ で1、で述べた周波数のばらつき条件で行なう。

3. LM64PG97のRC定数も、B図の“標準外付抵抗対周波数特性”を参考に決める。LM6416Eを $C=68\text{pF}$ 、 $R=10\text{k}\Omega$ のRC発振で使う応用で、評価をLM64PG97で行なう場合、容量 C に約20pFを追加(並列に接続)すること、LM6416Eと同程度の発振周波数が得られる。



LM64PG97の出荷時について

- (1) PLA機能不使用(LM6416EにPLA機能がないため)
- (2) EPROMの電源とLM64PG97の電源(VDD)が同一になるように、裏面のジャンパーが下図のように配線されている。確認の上使用。



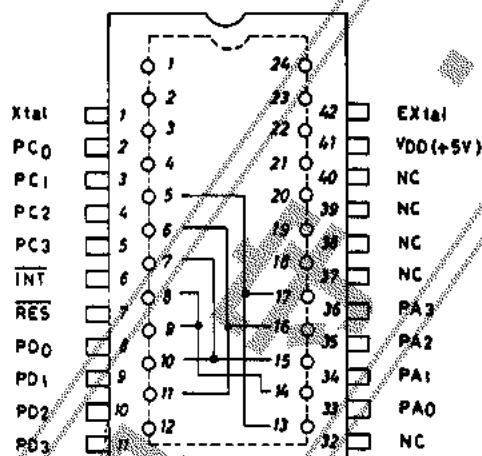
PLA用のEPROMは、PLAを使用しないときのデータ(下図参照)を書き込んだPLAスルーにするか、またはEPROMを使わない場合、下図の示すようにピンを直接結線して使用する。

PLA機能を使用しないときのEPROMデータ(HEX表現)

EPROMアドレス	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
000	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
010	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
020	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
030	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
040																
050																
⋮																

EPROMアドレス40H以降は
任意のデータでよい。

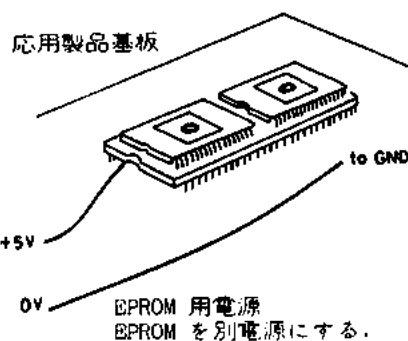
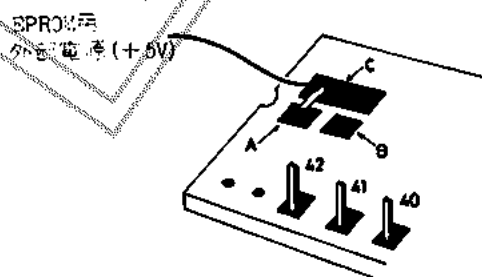
(このデータを通称「PLAスルー」とよびます)



5ピンと13, 17ピン
6ピンと11, 18ピン
7ピンと10, 15ピン
8ピンと9, 14ピン
他のピンはオープンのみで可。

EPROM を使わない場合の結線方法

また、EPROMが比較的大電流を消費するため、応用製品の電源容量に余裕のない場合等、下図のように配線してEPROMを別電源として、外部から供給することができる。



LM6416E 命令一覧 全65種

凡 例

AC	アキュムレータ	PC	プログラム・カウンタ	M	メモリ
An	アキュムレータ・ビット n	TMFF	タイム FF	(M(DP))	DPでアドレスされるメモリの内容
C	キャリー FF	TIMER	タイマ	()	内容
Carry	ALUからのキャリー	INT FF	中断 FF	←	転送方向、結果
Borrow	ALUからのボロー	STACK	スタック	↕	相対的論理和
DP	データポインタ	Pt	ポインタ		

命令群	ニーモニック		命令コード		ビットフィールド	動作	動作説明	条件フラグ
			D ₇ D ₆ D ₅ D ₄	D ₃ D ₂ D ₁ D ₀				
アキュムレータ操作命令	CLA*	Clear AC	1 0 0 1	0 0 0 0	1 1	AC ← 0	ACをクリアする。	
	CLC	Clear C	0 0 0 0	1 0 1 1	1 1	C ← 0	Cをクリアする。	
	CMA	Complement AC	0 0 0 1	0 0 0 0	1 1	AC ← (AC)	ACの1の補数をとる。	
	CIA	Complement & Increment AC	0 0 0 1	0 0 0 1	1 1	AC ← (AC) + 1	ACの2の補数をとる。Cは変化しない。	
	INC	Increment AC and skip if Carry	0 0 0 0	1 1 0 1	1 1	AC ← (AC) + 1 skip if Carry	ACをインクリメントする。 Carryが発生したらスキップする。 Cは変化しない。	Carry
	DEC	Decrement AC and skip if Borrow	0 0 0 0	1 1 1 1	1 1	AC ← (AC) - 1 skip if Borrow	ACをデクリメントする。 Borrowが発生したらスキップする。 Cは変化しない。	Borrow
	STC	Set C	0 0 0 1	1 0 1 1	1 1	C ← 1	Cをセットする。	
メモリ操作命令	RAR	Rotate AC Right through C	0 0 1 1	0 0 0 0	1 1	(C) ← A ₇ (A ₀ → A ₇) (A ₀) → C	Cの内容を含めてACを右回転する。	
	INM	Increment M skip if Carry	0 0 0 1	1 1 0 1	1 1	M(DP) ← (M(DP)) + 1 skip if Carry	メモリ M(DP)の内容をインクリメントする。 AC, Cは変化しない。 結果が (M(DP)) = 0 ならスキップする。	M(DP) = 0
演算命令	DEM	Decrement M skip if Borrow	0 0 0 1	1 1 1 1	1 1	M(DP) ← (M(DP)) - 1 skip if Borrow	メモリ M(DP)の内容をデクリメントする。 AC, Cは変化しない。 結果が (M(DP)) = F ならスキップする。	M(DP) = F
	AD	Add M to AC skip if Carry	0 0 0 0	1 0 0 0	1 1	AC ← (AC) + (M(DP)) skip if Carry	ACとメモリ M(DP)の内容を2進計算して、結果をACに入れる。 Carryが発生したらスキップする。 Cは変化しない。	Carry
	ADS	Add M to AC with C skip if Carry	0 0 0 0	1 0 0 1	1 1	AC, C ← (AC) + (M(DP)) + (C) skip if Carry	AC, Cとメモリ M(DP)の内容を2進計算して、結果をAC, Cに入れる。 Carryが発生したらスキップする。	Carry
	ADC	Add M to AC with C	0 0 0 1	1 0 0 1	1 1	AC, C ← (AC) + (M(DP)) + C	AC, Cとメモリ M(DP)の内容を2進計算して、結果をAC, Cに入れる。	
	DAA	Decimal adjust AC in Addition	0 0 0 0	0 1 1 0	1 1	AC ← (AC) + 6	ACに6を加える。Cは変化しない。 10進加算の補正に用いる。	
	DAS	Decimal adjust AC in Subtraction	0 0 0 0	1 0 1 0	1 1	AC ← (AC) + 10	ACに10を加える。Cは変化しない。 10進減算の補正に用いる。	
	EXL	Exclusive OR Logic	0 0 0 1	1 0 0 0	1 1	AC ← (AC) ∇ (M(DP))	ACとメモリ M(DP)の内容の排他論理和の結果をACに入れる。	
ビット命令	LI*	Load AC with immediate data	1 0 0 1	1 1 1 1	1 1	AC ← I ₃ I ₂ I ₁ I ₀	ACにイミディエート・データ I ₃ I ₂ I ₁ I ₀ をロードする。	
	S	Store AC to M	0 0 0 0	0 0 1 0	1 1	M(DP) ← (AC)	ACの内容をメモリ M(DP)へストアする。	
	L	Load AC with M	0 0 1 1	1 0 0 0	1 1	AC ← (M(DP))	メモリ M(DP)の内容をACにロードする。	
	LM	Load AC with M and Modify DP _L	0 0 1 1	1 0 0 1	1 1	AC ← (M(DP)) DP _L ← (DP _L) ∇ M ₁ M ₀	メモリ M(DP)の内容をACにロードする。 その後 DP _L を DP _L ∇ M ₁ M ₀ で置き換える。	
	X	Exchange AC with M	0 0 1 0	1 0 0 0	1 1	(AC) ↔ (M(DP))	メモリ M(DP)とACの内容を交換する。	
	XM	Exchange AC with M and Modify DP _L	0 0 1 0	1 0 0 1	1 1	(AC) ↔ (M(DP)) DP _L ← (DP _L) ∇ M ₁ M ₀	メモリ M(DP)とACの内容を交換する。 その後 DP _L を DP _L ∇ M ₁ M ₀ で置き換える。	
	XD	Exchange AC with M then Decrement DP _L	0 0 1 0	1 1 0 0	1 2	(AC) ↔ (M(DP)) DP _L ← (DP _L) - 1 skip if Borrow	メモリ M(DP)とACの内容を交換する。 その後 DP _L の内容をデクリメントする。 結果が (DP _L) = F ならばスキップする。	DP _L = F
命令	XMD	Exchange AC with M and Modify DP _L then Decrement DP _L	0 0 1 0	1 1 0 1	1 2	(AC) ↔ (M(DP)) DP _L ← (DP _L) ∇ M ₁ M ₀ DP _L ← (DP _L) - 1 skip if Borrow	メモリ M(DP)とACの内容を交換する。 その後 DP _L を (DP _L ∇ M ₁ M ₀) で置き換え、 DP _L をデクリメントする。 結果が (DP _L) = F ならばスキップする。	DP _L = F
	XI	Exchange AC with M and Increment DP _L	0 0 1 1	1 1 0 0	1 2	(AC) ↔ (M(DP)) DP _L ← (DP _L) + 1 skip if Carry	メモリ M(DP)とACの内容を交換する。 その後 DP _L の内容をインクリメントする。 結果が (DP _L) = 0 ならばスキップする。	DP _L = 0
命令	XMI	Exchange AC with M and Modify DP _L then Increment DP _L	0 0 1 1	1 1 0 1	1 2	(AC) ↔ (M(DP)) DP _L ← (DP _L) ∇ M ₁ M ₀ DP _L ← (DP _L) + 1 skip if Carry	メモリ M(DP)とACの内容を交換する。 その後 DP _L を (DP _L ∇ M ₁ M ₀) で置き換え、 DP _L をインクリメントする。 結果が (DP _L) = 0 ならばスキップする。	DP _L = 0

命令コード表

命令 記号	ニーモニック	命令コード		バイト 数	動作	動作説明	スキップ条件
		D7D6D5D4	D3D2D1D0				
データ・ポインタ操作命令	LDI** Load DP with Immediate data	0 0 0 1	0 1 0 1	2 2	DP _H ← 1514 DP _L ← 13121110	2バイトめのイミディエイト・データ 15~10をDPにロードする。	
	LDZ Load DP and DP _L with Zero and Immediate data respectively	1 0 0 0	13121110	1 1	DP _H ← 0 DP _L ← 13121110	0をDP _H に、イミディエイト・データ 13121110をDP _L にロードする。	
	DED Decrement DP	0 0 0 1	0 0 1 1	1 1	DP _L ← (DP _L - 1) skip if Borrow	DP _L の内容をデクリメントする。 結果が(DP _L) = Fならスキップする。	(DP _L) = F
	IND Increment DP	0 0 1 1	0 0 1 1	1 1	DP _L ← (DP _L + 1) skip if Carry	DP _L の内容をインクリメントする。 結果が(DP _L) = 0ならスキップする。	(DP _L) = 0
	TAL Transfer AC to DP _L	0 0 0 0	0 1 1 1	1 1	DP _L ← (AC)	ACの内容をDP _L に転送する。	
	TIA Transfer DP _L to AC	0 0 0 1	0 0 1 0	1 1	AC ← (DP _L)	DP _L の内容をACに転送する。	
ビット操作命令	SMB Set Memory data Bit	0 1 1 1	1 0 B1B0	1 1	M(DP, B1, B0) ← 1	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをセットする。	
	RMB Reset Memory data Bit	0 1 1 0	1 0 B1B0	1 1	M(DP, B1, B0) ← 0	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをリセットする。	
	TMB Test Memory data Bit	0 1 0 1	1 0 B1B0	1 1	skip if (M(DP, B1, B0)) = 1	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをテストし、1ならばスキップする。	(M(DP, B1, B0)) = 1
	TAB Test AC Bit	0 0 1 0	0 1 B1B0	1 1	skip if (AC(B1, B0)) = 1	ACの内容の、命令2ビット(B1, B0)で指定したビットをテストし、1ならばスキップする。	(AC(B1, B0)) = 1
	CMB Compare AC bit with M data Bit	0 0 1 1	0 1 B1B0	1 1	skip if (AC(B1, B0)) = (M(DP, B1, B0))	ACとメモリ(MDP)の内容の、命令の2ビット(B1, B0)で指定されたビットの比較をし、等しいときスキップする。	(AC(B1, B0)) = (M(DP, B1, B0))
	CM Compare AC with M	0 0 0 0	1 1 0 0	1 1	skip if (AC) = (M(DP))	ACとメモリ(MDP)の内容が等しいときスキップする。	(AC) = (M(DP))
比較命令	CI Compare AC with Immediate data	0 0 0 1	0 1 1 1	2 2	skip if (AC) = 151413121110	ACとイミディエイト・データ 15121110が等しいときスキップする。	(AC) = 15121110
	CLI Compare DP _L with Immediate data	0 0 0 1	0 1 1 0	2 2	skip if (DP _L) = 151413121110	DP _L とイミディエイトデータ 15121110が等しいときスキップする。	(DP _L) = 15121110
	TC Test Carry	0 0 0 0	0 1 0 0	1 1	skip if (C) = 1	キャリフ C がセットされているときスキップする。	(C) = 1
ステータス命令	TTM Test Timer	0 0 0 0	0 1 0 1	1 1	skip if (TMFF) = 1	タイマFFがセットされているときスキップする。	(TMFF) = 1
	TIIF Test Interrupt FF	0 0 0 0	0 0 1 1	1 1	skip if (INT FF) = 1 INT FF ← 0	割り込みFFがセットされているときスキップし、その後リセットする。	(INT FF) = 1
	SER Set port E Bit	0 1 1 1	0 1 B1B0	2 2	PtE(B1, B0) ← 1	出力ポートEの、命令2ビット(B1, B0)で指定されたビットをセットする。	
ポート操作命令	REB Reset port E Bit	0 1 1 0	0 1 B1B0	2 2	PtE(B1, B0) ← 0	出力ポートEの命令2ビット(B1, B0)で指定されたビットをリセットする。	
	GPB Set any Port Bit	0 1 1 1	0 0 B1B0	2 2	Pt(DP, B1, B0) ← 1	DP _L で示された出力ポートの命令2ビット(B1, B0)で指定されたビットをセットする。	
	RPB Reset any Port Bit	0 1 1 0	0 0 B1B0	2 2	Pt(DP, B1, B0) ← 0	DP _L で示された出力ポートの命令2ビット(B1, B0)で指定されたビットをリセットする。	
	TPA Test Port A Bit	0 1 0 1	0 1 B1B0	1 2	skip if (PtA(B1, B0)) = 1	入力ポートAの命令ビット(B1, B0)で指定されたビットをテストし、1ならばスキップする。	(PtA(B1, B0)) = 1
	TPB Test any Port Bit	0 1 0 1	0 0 B1B0	1 1	skip if (Pt(DP, B1, B0)) = 1	DP _L で示された入力ポートの命令2ビット(B1, B0)で指定されたビットをテストし、1ならばスキップする。	(Pt(DP, B1, B0)) = 1
	OE Output AC to port E	0 1 0 0	0 1 0 0	1 2	PtE ← (AC)	ACを出力ポートEに出力する。	
I/O命令	OP Output AC to any Port	0 0 0 0	1 1 1 0	1 1	Pt(DP _L) ← (AC)	ACをDP _L で示された出力ポートに出力する。	
	OCD Output Immediate data to port C and D	0 0 0 1	1 1 1 0	2 2	PtD ← 151413121110 PtC ← 151413121110	イミディエイトデータ 15~10をポートDに、11~10をポートCに出力する。	
	SETD Set Port C and D Bit	0 0 0 1	1 1 0 0	1 2	PtC, D(DP, B1, B0) ← 1	出力ポートC, Dの、DP _L で指定された2ビットをセットする。	
	RSTD Reset port C and D Bit	0 1 0 0	0 1 0 1	1 2	PtC, D(DP, B1, B0) ← 0	出力ポートC, Dの、DP _L で指定された2ビットをリセットする。	
	IA Input port A in AC	0 1 0 0	0 0 0 0	1 2	AC ← (PtA)	入力ポートAの内容をACに入力する。	
	IP Input any Port in AC	0 0 1 1	0 0 1 0	1 1	AC ← (Pt(DP _L))	DP _L で示された入力ポートの内容をACに入力する。	

前ページから続く

命令群	ニーモニック		命令コード		バスサイクル	動作	動作説明	スキップ条件
			D ₇ D ₆ D ₅ D ₄	D ₃ D ₂ D ₁ D ₀				
ジャンプ命令	JCP	Jump in the Current Page	1 1 P ₅ P ₄	P ₃ P ₂ P ₁ P ₀	1 1	PC ← P ₅ ~ P ₀	PCの下位8ビットをP ₅ ~P ₀ で置き換えた番地へジャンプする。	
	JMP	Jump unconditionally	1 0 1 0 P ₇ P ₆ P ₅ P ₄	0 0 P ₉ P ₈ P ₃ P ₂ P ₁ P ₀	2 2	PC ← P ₉ ~ P ₀	P ₉ ~ P ₀ で示される番地へジャンプする。	
	JPA	Jump in the Current Page modified by AC	0 1 0 0	0 0 0 1	1 2	PC ← A ₃ A ₂ A ₁ A ₀ 00	PC下位の8ビットのうち、上位4ビットをA ₃ A ₂ A ₁ A ₀ で、下位2ビットを00で置き換えた番地へジャンプする。	
サブルーチン命令	CZP	Call subroutine in the Zero Page	1 0 1 1	P ₃ P ₂ P ₁ P ₀	1 1	(P ₀ +1) → STACK 00 PC ← 0000 P ₃ P ₂ P ₁ P ₀	0ページへの1語のコール命令。	
	CAL	Call subroutine	1 0 1 0 P ₇ P ₆ P ₅ P ₄	1 0 P ₉ P ₈ P ₃ P ₂ P ₁ P ₀	2 2	(PC+2) → STACK PC ← P ₉ ~ P ₀	サブルーチンをコールする。	
	RT	Return from subroutine	0 1 0 0	1 0 0 0	1 2	PC ← (STACK)	サブルーチンよりリターンする。	
	RTS	Return from subroutine and Skip	0 1 0 0	1 0 0 1	1 2	PC ← (STACK) skip unconditionally	サブルーチンよりリターン時にスキップする。	跳す条件
その他	STM	Set Timer	0 0 0 1 0 0 0 0	0 1 0 0 1 ₁ 1 ₂ 1 ₁ 1 ₀	2 2	TMFF ← 0 TIMER ← 1 ₃ ~ 1 ₀	タイマFFをリセットする。タイマにプログラムデータを書き込み。タイマスタートを指示する。	
	NOP	No Operation	0 0 0 0	0 0 0 0	1 1	No Operation	何もせず、1マシンサイクルを消費する。	

※：L命令(CLA 命令も含む)をたて横みにした場合、2番目以降のL命令はNOPになります。

※※：LM6413はイミディエイトデータ1₄~1₀をDPにロードします。(DP ← 1₄1₃1₂1₁1₀)※※※：LM6413はイミディエイトデータP₁₀~P₀をPCにロードします。(PC ← P₁₀~P₀)