

開発ニュースNo ※2643とさしかえてください。

評

LM6417F — Nチャネル E/D MOS LSI 4ビット1チップマイクロコンピュータ

LM6417Fは、内部にROM, RAM, ALU, I/Oポート, タイマ, クロックジェネレータなどを1チップに集積したNチャネルMOSの4ビットマイクロコンピュータである。内蔵メモリの容量は、ROM1024バイト(1Kバイト)、RAM64×4ビットであり、I/Oポートは17端子を有した制御用マイクロコンピュータである。低価格セットへの応用に適した、LM6400シリーズの低位機種である。

LM6417FはLM6417Eにシステムクロック用プリスケラを内蔵し、プリスケラ分周数をオプション指定可としている。その他の機能は従来のLM6417Eと同様である。

新たに付加された機能をLM6417Eと比較する。

項 目	LM6417F	LM6417E
最小サイクル・タイム	2.94μsec	4μsec
発 振	RC発振 1/4分周 } オプション 外部駆動 1/4, 1/3, 1/4分周 } オプション	RC発振 1/4分周 } オプション 外部駆動 1/4分周 } オプション
消費電流	typ 15mA, max 30mA	typ 17mA, max 35mA

(1)ハード上の特長 (外付け部品数の削減)

- ・サイクルタイム 2.94μs~40μs
- ・12V系機器と直接インターフェイスが可能(15V耐圧)。
- ・クロック発振回路、分周回路(1/4, 1/3, 1/4分周オプション指定)内蔵 (RC外付け:発振周波数 770kHz typ, 外部駆動:4.2MHz max)
- ・全出力ポートがLEDドライバ内蔵(4ポート 13ピン, $V_{OL} = 1.5V / I_{OL} = 10mA$)。
- ・入出力両用ポート 2ポート (8ピン)。
- ・5V(typ)の単一電源でかつ、動作範囲が広い($V_{DD} = 4.5 \sim 6.5V$)。
- ・初期リセットおよび外部擬似割込み入力端子にシュミットゲート内蔵。

(2)ソフト上の特長 (ROM容量の有効活用)

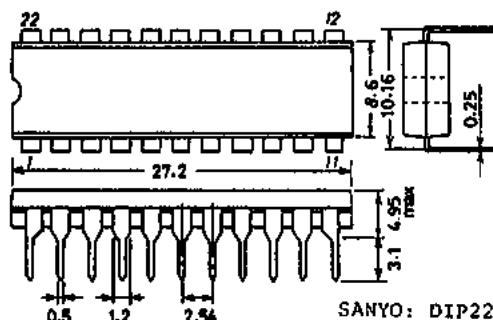
- ・LM6402/05と共通な65種の命令。
- ・2レベルサブルーチンネスタッキング可。
- ・擬似割込み機能つき(外部/内部)。
- ・広範囲設定のできるプログラマブルタイマ内蔵。
- ・ページ指定の自動歩進。

この資料の情報(構成回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると信じておりますが、その使用にあたって第三者の工業所有権その他の権利の実態に對する保証を行うものではありません。

本廠に取寄品が、外国為替および外国貿易管理法に定める動植物貨(役務を含む)に該当する場合、輸出する際に同法に基づき輸出許可が必要です。

Information (including circuit diagrams and circuit parameters) herein is for example only; it is not guaranteed for volume production. SANYO believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringements of intellectual property rights or other rights of third parties.

外形図 3010A (unit: mm)



SANYO: DIP22

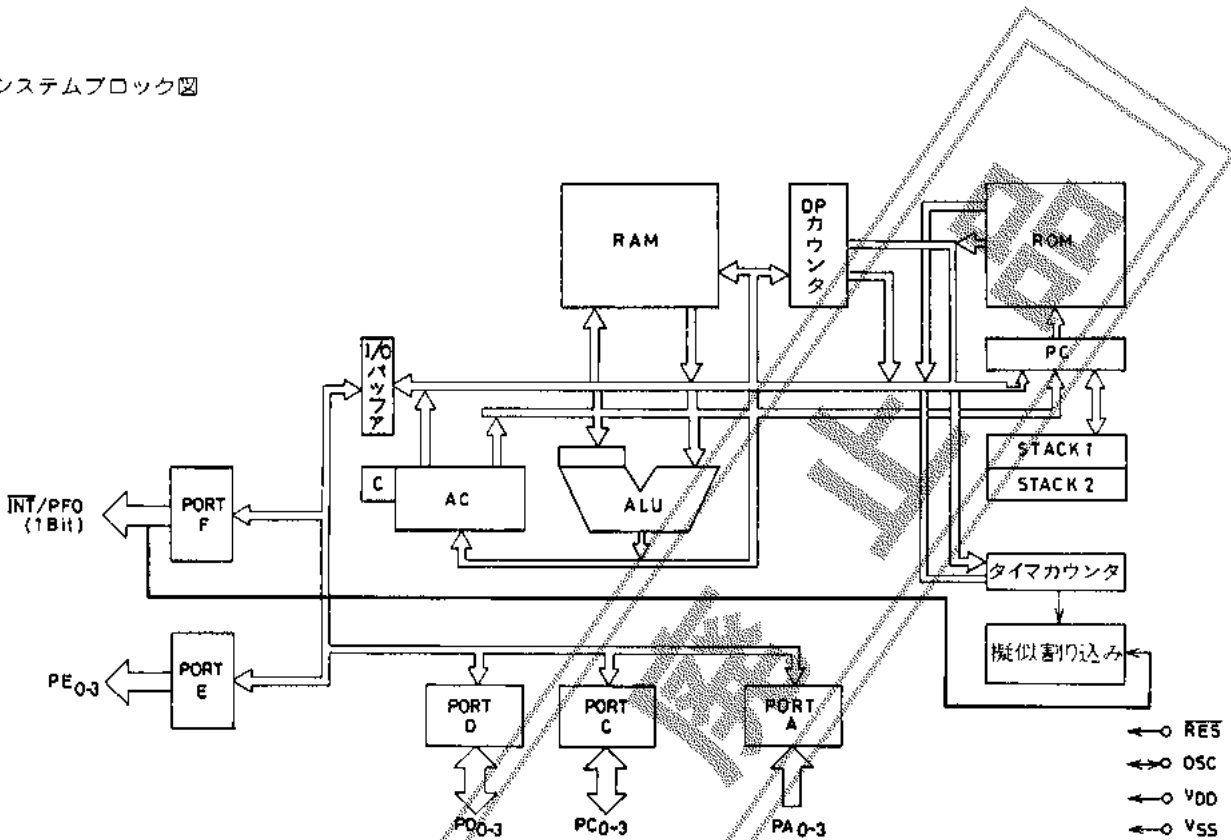
*これらの仕様は、改良などのため変更することがあります。

LM6417F

(3) 評価用チップ

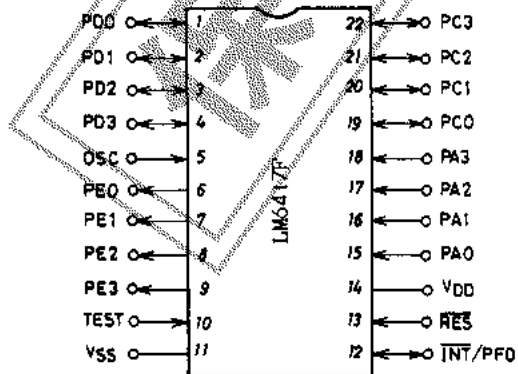
- LM6417Fの応用開発を行なうために評価用チップ(エバリュエーションチップ)LM6497、ピギーバックLM64PG97、及び周辺回路を搭載したピン数変換基板(EVA-TBF2EXT)が準備されている。

システムブロック図



- AC : アキュムレータ
- ALU : 論理演算ユニット
- DP : データ ポインタ
- C : キャリーFF
- PC : プログラムカウンタ

パッケージおよび端子名



(端子名称)

- OSC : 発振
- INT/PF0 : インタラプト/出力ポート F0
- RES : リセット
- PA0-3 : 入力ポート A0~3
- PC0-3 : 入出力ポート C0~3
- PD0-3 : 入出力ポート D0~3
- PE0-3 : 出力ポート E0~3
- TEST : テスト

LM6417F

端子機能

端子名称	入出力	機 能
$\overline{INT}/PF0$	入出力	・擬似割り込み要求入力端子 / 出力ポート F0
RES	入 力	・リセット入力端子。
PA0-3	入 力	・入力ポート A0~A3。 ・入力時には、4ビット入力とビットテストができる。
PC0-3	入出力	・入出力ポート C0~C3。 ・入力時には、4ビット入力とビットテストができる。 ・出力時には、4ビット出力とビットのセット、リセットができさらに、イメージ・データ出力ができる。
PD0-3	入出力	・入出力ポート D0~D3。 ・入力時には、4ビット入力とビットテストができる。 ・出力時には、4ビット出力とビットのセット、リセットができさらに、イメージ・データ出力ができる。
PE0-3	出 力	・出力ポート E0~E3。 ・4ビット出力とビットのセット、リセットができる。
OSC	入出力	・内部クロック発振用のRC回路外付け端子。この端子にRCをつけて用いる。または外部からクロックを供給して動作させる(RC発振)。外部駆動はオプションによるマスク切り換え
Vcc	入 力	・電源端子、通常+5Vに接続。
Vss	—	・電源の0Vに接続。
TEST	入 力	・LSIのテスト端子、通常はVss(0V)に接続。

OSCの指定表

$$\text{サイクルタイム} = (1/\text{周波数}) \times \text{分周数}(1, 3, 4) \times 4$$

OSCオプション	周波数ランク	発 振 子 C=220pF, R=4.7kΩ	分周オプション	オプション記号	サイクルタイム
RC発振	770kHz typ		1/4	A	5.2μs typ
外部クロック	100kHz~1.36MHz		1/4	B	40~2.94μs
	300kHz~4.08MHz		1/3	C	40~2.94μs
	400kHz~4.2MHz		1/4	D	40~3.8μs

LM6417F

絶対最大定格 / Ta=25°C, Vss = 0 V

			unit
最大電源電圧	VDD max		-0.3~+8 V
入力電圧	VIN		-0.3~+15 V
出力電圧	VOuT	出力トランジスタがOFFしている場合	-0.3~+15 V
平均出力電流 (注1)	IOLA(1)	ポートの各端子あたり	0~20 mA
	IOLA(2)	C, Dポートの合計	0~100 mA
	IOLA(3)	E, Fポートの合計	0~60 mA
せん頭出力電流 (注2)	IOLP(1)	ポートの各端子あたり	0~20 mA
	IOLP(2)	C, Dポートの合計	0~120 mA
	IOLP(3)	E, Fポートの合計	0~70 mA
許容消費電力	Pd max	Ta = -30°C~+70°C	400 mW
動作周囲温度	Topg		-30~+70 °C
保存周囲温度	Tstg		-55~+125 °C

注1 100msの期間の平均電流。いかなる100msの期間の平均値もこの値をこえてはならない限界値である。

注2 一瞬たりともこの値をこえてはならない限界値である。

許容動作範囲 / Ta=-30~+70°C, Vss = 0 V

			min	typ	max	unit
電源電圧	VDD		4.5		6.5	V
ポート入力	入力「H」レベル電圧	V _{IH} (1)	0.6V _{DD}		13.5	V
	入力「L」レベル電圧	V _{IL} (1)	V _{SS}		0.3V _{DD}	V
INT, PF0, RES	入力「H」レベル電圧	V _{IH} (2)	0.7V _{DD}		13.5	V
	入力「L」レベル電圧	V _{IL} (2)	V _{SS}		0.3V _{DD}	V
OSC (外部駆動オプション指定時)	入力「H」レベル電圧	V _{IH} (3)	0.8V _{DD}		V _{DD}	V
	入力「L」レベル電圧	V _{IL} (3)	V _{SS}		1.0	V
クロック周期	t _{CP}	1/2分周オプション	0.245		3.3	μS
		1/4分周オプション	0.238		2.5	μS
		1/1分周オプション	0.735		10	μS
命令サイクルタイム (「H」レベルクロックパルス幅)	t _{CI}	t _{CP} × 分周数 × 4	2.94		40	μS
		C, Dオプション, 図1参照	0.11			μS
命令サイクルタイム (「L」レベルクロックパルス幅)	t _{wL}	Bオプション, 図1参照	0.3			μS
		C, Dオプション, 図1参照	0.11			μS
OSC (RC発振オプション指定時)	RC発振外付け抵抗	RI	3.0	4.7	47	kΩ
	RC発振外付け容量	CI	100	220	300	pF
TEST	入力「L」レベル電圧	V _{IL} (4)	V _{SS}		0.4	V

LM6417F

電気的特性 / $T_a = -30 \sim +70^\circ\text{C}$ 、 $V_{DD} = 4.5 \sim 6.5\text{V}$ 、 $V_{SS} = 0\text{V}$

			min	typ	max	unit
Aポート INT、PF0、RES	入力「H」レベル電流	$I_{IH}(1)$			10	μA
	入力「L」レベル電流	$I_{IL}(1)$	-10			μA
OSC 外部駆動オプション指定時	入力「H」レベル電流	$I_{IH}(2)$			10	μA
	入力「L」レベル電流	$I_{IL}(2)$	-10			μA
C、Dポート 出力オフ時	入力「H」レベル電流	$I_{IH}(3)$			10	μA
	入力「L」レベル電流	$I_{IL}(3)$	-10			μA
C、D、E、Fポート	出力「L」レベル電圧	$V_{OL}(1)$			1.5	V
	出力オフリーク電流	$I_{OFF}(1)$			10	μA
RC発振周波数 RC発振オプション指定時	$f_{osc}(1)$	$C_1 = 220\text{pF}$ 注3 $R_1 = 4.7\text{k}\Omega$ $T_a = 0 \sim +70^\circ\text{C}$	620	770	890	kHz
	$f_{osc}(2)$	$C_1 = 220\text{pF}$ 注3 $R_1 = 4.7\text{k}\Omega$ $T_a = -30 \sim +70^\circ\text{C}$	620	770	960	kHz
消費電流	$I_{DD}(1)$	(800kHz発振時 出力=オープン $T_a = 0 \sim +70^\circ\text{C}$)		15	27	mA
	$I_{DD}(2)$	(800kHz発振時 出力=オープン $T_a = -30 \sim +70^\circ\text{C}$)		15	30	mA
入力端子容量	C_1			10	pF	

注3 基板配線等の浮遊容量も含む。

図1 OSC入力波形

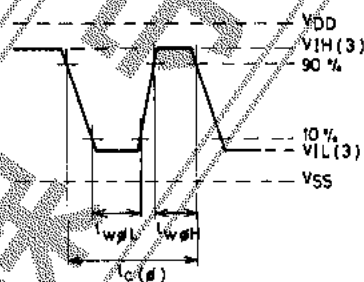
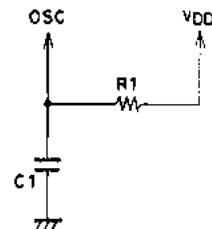


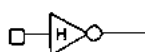
図2 RC発振推奨回路



ポートの入出力形式について

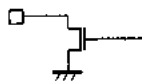
入力専用

(ハイスレッシュホルド入力)



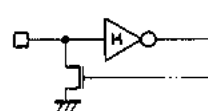
出力専用

オープンドレイン出力)



入出力共通

(ハイスレッシュホルド入力
オープンドレイン出力)



LM6417F, LM64PG97のRC発振について

1. LM6417FのRC発振周波数のばらつき範囲は、外付け定数 $C=220\text{pF}$, $R=4.7\text{k}\Omega$ の1点のみで

- min typ max
- (1) $f_{osc}(1) = 620 \sim 770 \sim 890\text{kHz}$ ($T_a = 0 \sim +70^\circ\text{C}$)
 (2) $f_{osc}(2) = 620 \sim 770 \sim 960\text{kHz}$ ($T_a = -30 \sim +70^\circ\text{C}$)
 を保証している。

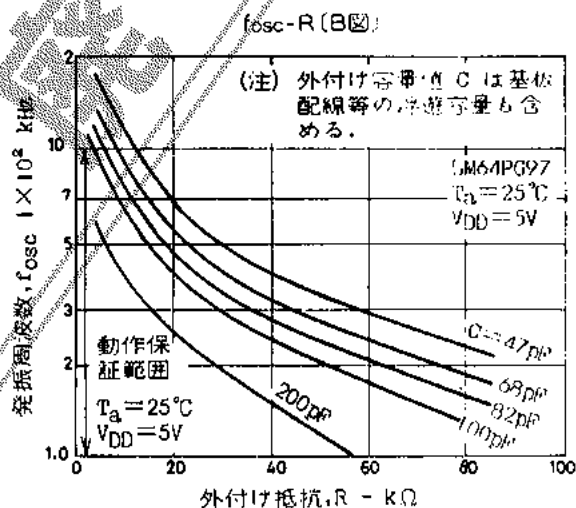
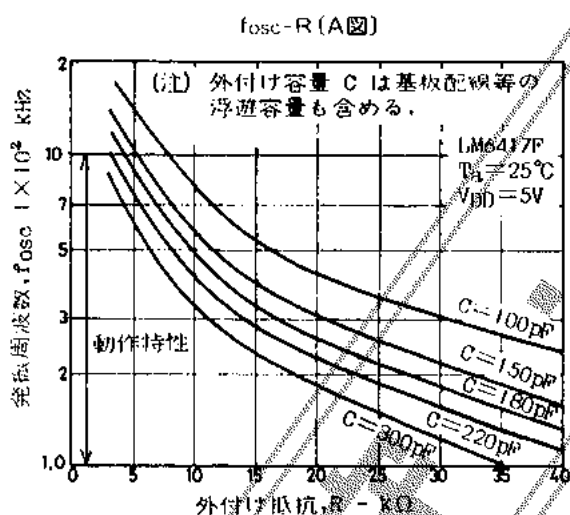
2. $C=220\text{pF}$, $R=4.7\text{k}\Omega$ 以外の定数で、typ値770kHz以外の周波数を使用する場合、RC定数はA図の“標準外付け抵抗対周波数特性”を参考に決める。ただしこの場合以下の点に注意すること。

- (1) 発振周期がOSC端子の推奨動作クロック周期の範囲(0.735~10 μs)内になること。
 (2) RC定数を推奨外付け定数範囲($C=100 \sim 300\text{pF}$, $R=3 \sim 47\text{k}\Omega$)内から選ぶこと。

なお、 $C=220\text{pF}$, $R=4.7\text{k}\Omega$ 以外の定数の使用でも出荷時の選別は $C=220\text{pF}$, $R=4.7\text{k}\Omega$ で上記1.5述べた周波数のばらつき条件で行なう。

3. LM6417FのRC発振オプションの評価はLM64PG97だけではできない。模擬的に、変換基板(EVA-TDF2EXT)上にRCを取り付けることにより、評価することができる(詳細は、次項参照)。

このときLM64PG97のRC定数はB図の“標準外付け抵抗対周波数特性”を参考に決める。LM6417Fを $C=220\text{pF}$, $R=4.7\text{k}\Omega$ のRC発振で使う応用で、評価をLM64PG97で行なう場合 $C=82\text{pF}$, $R=10\text{k}\Omega$ を変換基板に取り付けるとLM6417Fと同程度の発振周波数が得られる。



LM6417F

応用開発ツール

LM6417Fの応用開発を行なうのに便利のようにエバリュエーション・チップ(LM6497)とピン数変換基板(EVA-TBF2EXT)および「応用開発ツール」と呼ばれる専用の装置を準備している。

応用開発ツールに関しては「開発ツールマニュアル」を参照。

- MS-DOSオペレーティングシステムパーソナルコンピュータ

フロッピーディスクをもつCPUとCRTおよびプリンタの組み合わせでアセンブリ言語でのマイクロコンピュータの応用開発プログラムの作成(エディット、アセンブル)が非常にスピーディに効率よくできる。またEVA-410をCPUと接続することによってプログラムのデバッグおよびアセンブルされたデータをEPROMに書き込むEVA-410内蔵のEPROM WRITER機能を使用することができる。

- EVA-410とTB1(LM6497)およびEVA-TBF2EXT

EPROM WRITER機能、パラレル/シリアルによる外部機器(パーソナルコンピュータなど)とのデータコミュニケーション機能等を持ったエバキットでマシン語による応用開発プログラムの修正およびデバッグが可能である。TB1にLM6499が実装されている場合はLM6497に置き換えて使用する。

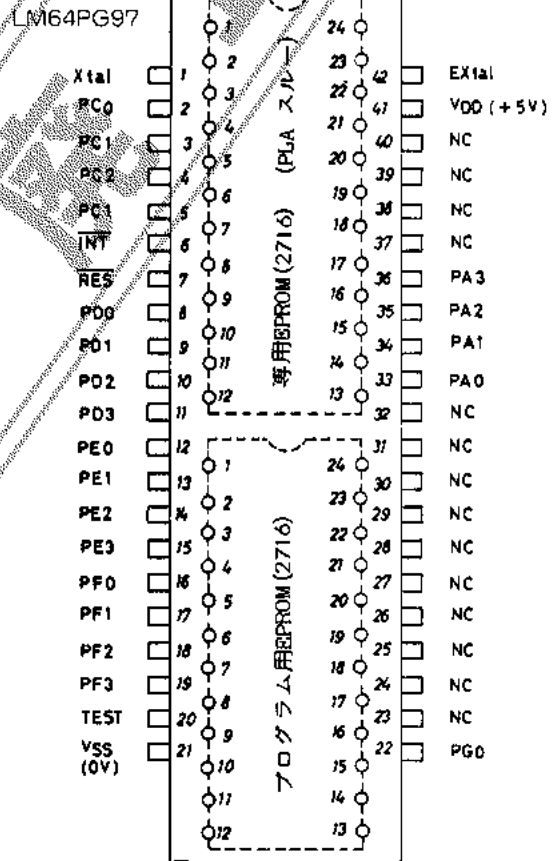
注: サイクルタイムが5 μ s以下の場合、EVA410C(又はB)を使う。

- LM64PG97

LM64PG97はパッケージ上面にプログラム用とPLAスルー用の2つのEPROM装着用24ピンソケットを備えている。42ピン ノーマルから22ピン ノーマルへの変換用基板(EVA-TBF2EXT)と併用することにより製品LM6417Fとピンコンパチブルにできるため試作機搭載用として最適である。

Xtal, EXtal	: OSC用発振端子	
\overline{INT}	: 擬似インタラプト	
\overline{RES}	: リセット	
PA0-3	: 入力ポート	A0-3
PC0-3	: 入出力ポート	C0-3
PD0-3	: 入出力ポート	D0-3
PE0-3	: 出力ポート	E0-3
PF0-3	: 出力ポート	F0-3
PG0	: 出力ポート	G0
TEST	: テスト	

- 端子配列

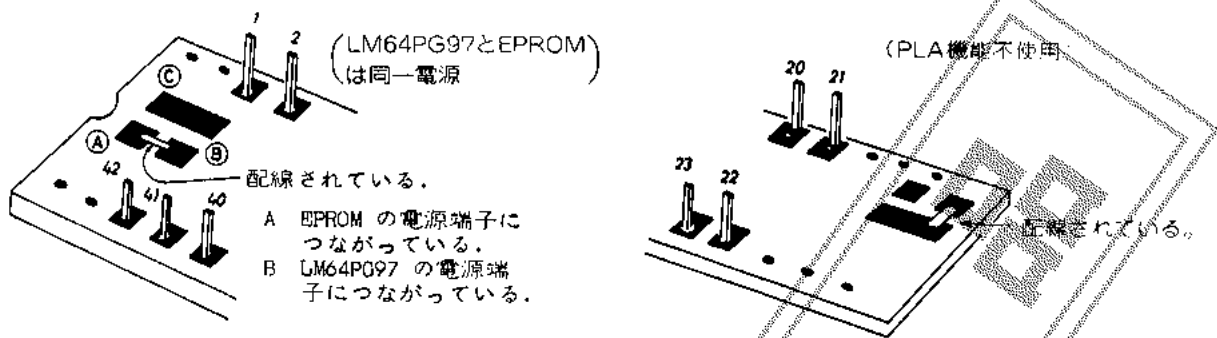


○印は2716用ソケットピン
(Top View)

LM6417F

LM64PG97の出荷時について

- (1)PLA機能不使用(LM6417FにPLA機能がないため)
- (2)EPROMの電源とLM64PG97の電源(V_{DD})が同一になるように、裏面のジャンパーが下図のように配線されている。確認の上使用。



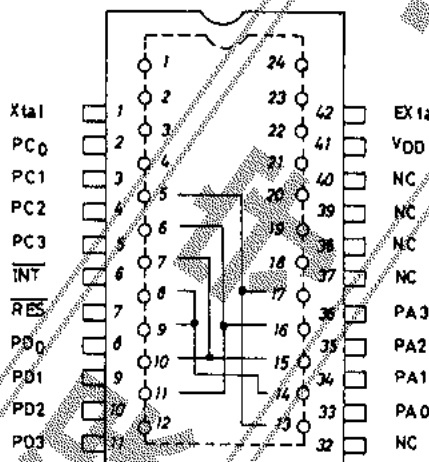
PLA用のEPROMは、PLAを使用しないときのデータ(下表参照)を書き込んだPLAスルーにする。またはEPROMを使わない場合、下図の示すようにピンを直接結線して使用する。

PLA機能を使用しないときのEPROMデータ (HEX表現)

EPROM アドレス	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
000	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
010	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
020	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
030	00	11	22	33	44	55	66	77	88	99	AA	BB	CC	DD	EE	FF
040																
050																
⋮																

EPROMアドレス40H以降は任意のデータでよい。

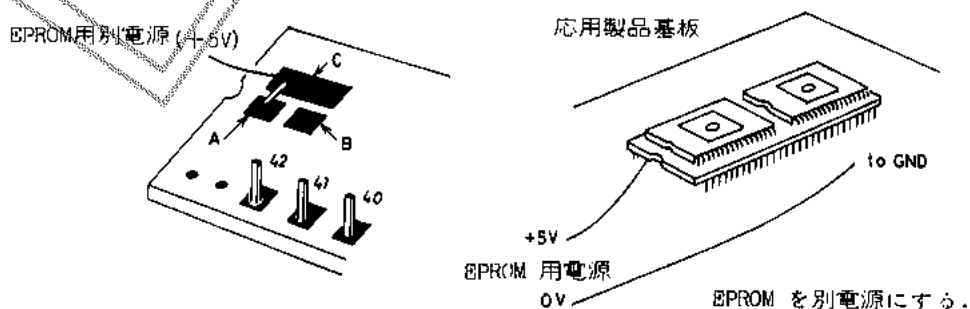
(このデータを通称「PLAスルー」とよぶ。)



EPROMを使わない場合の結線方法

- 5ピンと13, 17ピン
 - 6ピンと11, 16ピン
 - 7ピンと10, 15ピン
 - 8ピンと9, 14ピン
- を結線
- 他のピンはオープンのままでも可。

EPROMが比較的大電流を消費するため、応用製品の電源容量に余裕のない場合等、下図のように配線してEPROMを別電源として、外部から供給することができる。



LM6417F

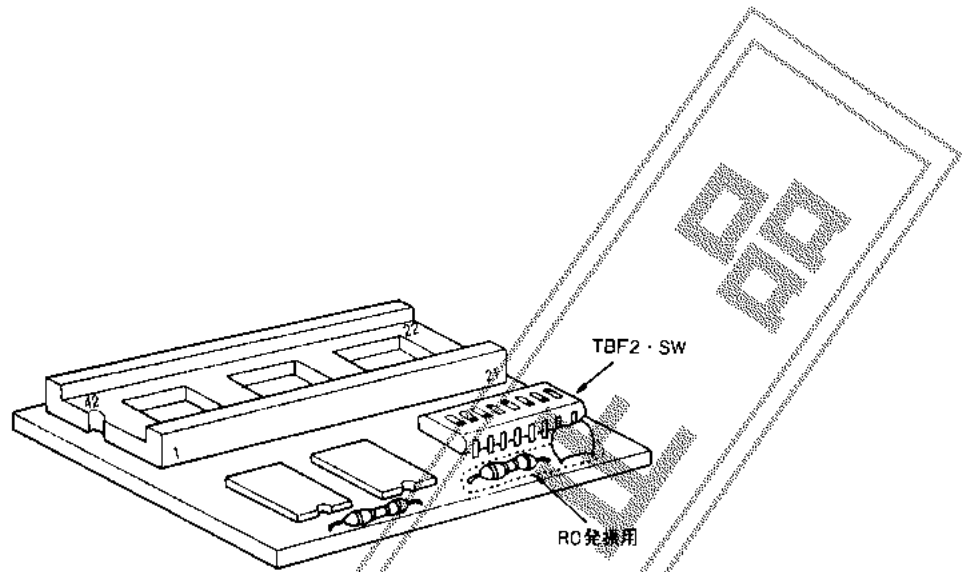
LM6417F用変換基板 (EVA-TBF2EXT)

LM6417Fの評価にはLM64PG97と図aに示す変換基板を併用する。

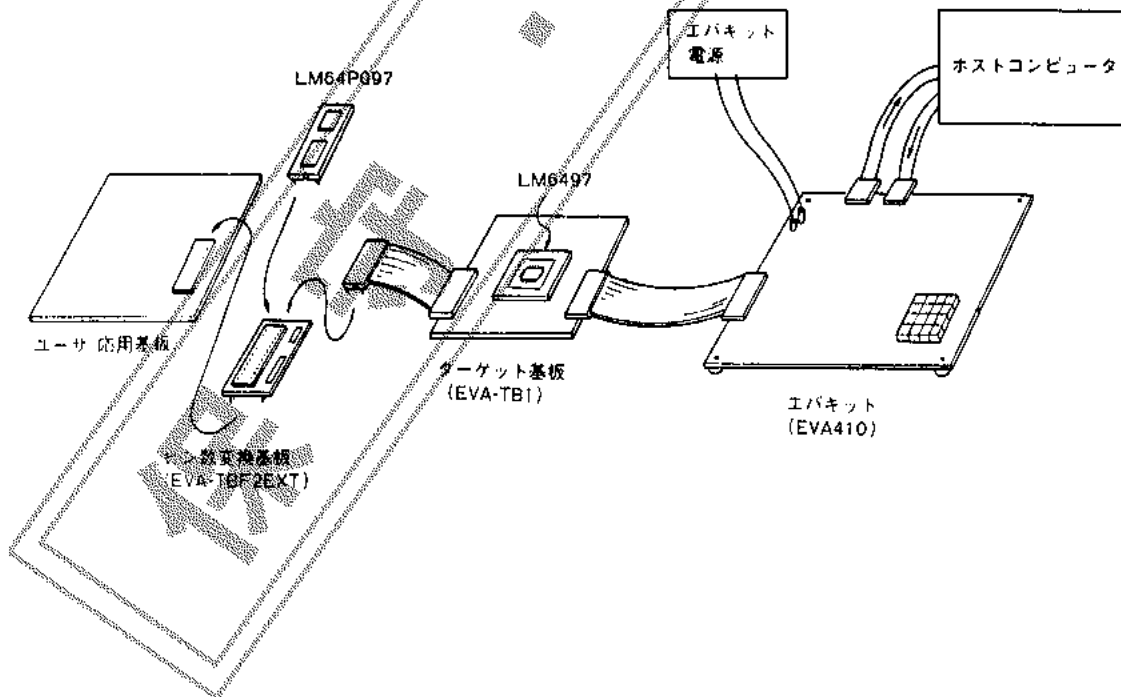
LM6417Fの評価には、EVA-410とTB1と図aに示す変換基板を併用する。

図bに変換基板の使用方法を示す。

図a. 外形



図b. ピン数変換基板の使用方法



LM6417F

LM64PG97使用時のTBF2スイッチ設定法

発振の種類	発振回路 外付け位置	分周数	TBF2・SW										
			1	2	3	4	5	6	7	8			
RC発振	ユーザ応用基板	不可	—	—	—	—	—	—	—	—	—	—	—
	EVA-TBF2EXT	1/4	—	OFF	OFF	—	—	OFF	—	—	—	—	—
外部クロック	ユーザ応用基板	1/4	—	OFF	OFF	—	—	ON	—	—	—	—	—
		1/3	—	ON	ON	—	—	OFF	ON	OFF	—	—	—
		1/4	—	ON	ON	—	—	OFF	OFF	ON	—	—	—
	EVA-TBF2EXT	不可	—	—	—	—	—	—	—	—	—	—	—

EVA-410とTB1使用時のTBF2スイッチ設定法

発振の種類	発振回路 外付け位置	分周数	TB1・SW3				TBF2・SW									
			5	6	7	8	1	2	3	4	5	6	7	8		
RC発振	ユーザ応用基板	不可	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	EVA-TBF2EXT	1/4	ON	ON	OFF	OFF	—	OFF	OFF	—	—	OFF	—	—	—	—
	EVA-TB1	1/4	OFF	OFF	OFF	OFF	—	—	—	—	—	—	—	—	—	—
外部クロック	ユーザ応用基板	1/4	OFF	ON	OFF	OFF	—	OFF	OFF	—	—	ON	—	—	—	—
		1/3	OFF	ON	OFF	OFF	—	ON	ON	—	—	OFF	ON	OFF	—	—
		1/4	OFF	ON	OFF	OFF	—	ON	ON	—	—	OFF	OFF	ON	—	—
	EVA-TBF2EXT	不可	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	EVA-TB1	不可	—	—	—	—	—	—	—	—	—	—	—	—	—	—

ON : スイッチONの状態
 OFF: スイッチOFFの状態
 — : スイッチ任意

LM6417F 命令一覧 全65種

凡例

AC	アキュムレータ	PC	プログラム・カウンタ	M	メモリ
An	アキュムレータ・ビットn	TMFF	タイマFF	[M(DP)]	DPでアドレスされるメモリの内容
C	キャリーFF	TIMER	タイマ	()	内容
Carry	ALUからのキャリー	INT FF	割り込みFF	+	転送方向、結果
Borrow	ALUからのボロー	STACK	スタック	∇	排他的論理和
DP	データポインタ	P1	ポート		

命令群	ニ ー モ ニ ッ ク		命 令 コ ー ド		バ イ ト	M/A/N/D	動 作	動 作 説 明	スキップ条件
			D ₇ D ₆ D ₅ D ₄	D ₃ D ₂ D ₁ D ₀					
アキュムレータ操作命令	CLA*	Clear AC	1 0 0 1	0 0 0 0	1	1	AC ← 0	ACをクリアする。	
	CLC	Clear C	0 0 0 0	1 0 1 1	1	1	C ← 0	Cをクリアする。	
	CMA	Complement AC	0 0 0 1	0 0 0 0	1	1	AC ← (AC)	ACの1の補数をとる。	
	CIA	Complement & Increment AC	0 0 0 1	0 0 0 1	1	1	AC ← (AC) + 1	ACの1の補数をとる。Cは変化しない。	
	INC	Increment AC and skip if Carry	0 0 0 0	1 1 0 1	1	1	AC ← (AC) + 1 skip if Carry	ACをインクリメントする。 Carryが発生したらスキップする。 Cは変化しない。	Carry
	DEC	Decrement AC and skip if Borrow	0 0 0 0	1 1 1 1	1	1	AC ← (AC) - 1 skip if Borrow	ACをデクリメントする。 Borrowが発生したらスキップする。 Cは変化しない。	Borrow
メモリ操作命令	STC	Set C	0 0 0 1	1 0 1 1	1	1	C ← 1	Cをセットする。	
	RAR	Rotate AC Right through C	0 0 1 1	0 0 0 0	1	1	(C) ← A ₇ (A _n) ← A _{n-1} (A ₀) ← C	Cの内容を含めてACを右回転する。	
	INM	Increment M skip if Carry	0 0 0 1	1 1 0 1	1	1	M(DP) ← (M(DP)) + 1 skip if Carry	メモリM(DP)の内容をインクリメントする。AC,Cは変化しない。 結果が(M(DP))=0ならスキップする。	(M(DP))=0
	DEM	Decrement M skip if Borrow	0 0 0 1	1 1 1 1	1	1	M(DP) ← (M(DP)) - 1 skip if Borrow	メモリM(DP)の内容をデクリメントする。AC,Cは変化しない。 結果が(M(DP))=Fならスキップする。	(M(DP))=F
算術命令	AD	Add M to AC skip if Carry	0 0 0 0	1 0 0 0	1	1	AC ← (AC) + (M(DP)) skip if Carry	ACとメモリM(DP)の内容を2進加算し結果をACに入れる。 Carryが発生したらスキップする。 Cは変化しない。	Carry
	ADS	Add M to AC with C Skip if Carry	0 0 0 0	1 0 0 1	1	1	AC ← (AC) + (M(DP)) + C skip if Carry	AC CとメモリM(DP)の内容を2進加算して結果をAC Cに入れる。 Carryが発生したらスキップする。	Carry
	ADC	Add M to AC with C	0 0 0 1	1 0 0 1	1	1	AC ← (AC) + (M(DP)) + C	AC CとメモリM(DP)の内容を2進加算して結果をAC Cに入れる。	
	DAA	Decimal adjust AC in Addition	0 0 0 0	0 1 1 0	1	1	AC ← (AC) + 6	ACに6を加える。Cは変化しない。 10進加算の補正に用いる。	
	DAS	Decimal adjust AC in Subtraction	0 0 0 0	1 0 1 0	1	1	AC ← (AC) + 10	ACに10を加える。Cは変化しない。 10進加算の補正に用いる。	
	EXL	Exclusive OR Logic	0 0 0 0	1 0 0 0	1	1	AC ← (AC) ∇ (M(DP))	ACとメモリM(DP)の内容の排他的論理和の結果をACに入れる。	
二進命令	L1*	Load AC with Immediate data	1 0 0 1	1 1 1 1 1 0	1	1	AC ← 1 1 1 1 1 0	ACにイミディエート・データ111110をロードする。	
	S	Store AC to M	0 0 0 0	0 0 1 0	1	1	M(DP) ← (AC)	ACの内容をメモリM(DP)へストアする。	
	L	Load AC with M	0 0 1 1	1 0 0 0	1	1	AC ← (M(DP))	メモリM(DP)の内容をACにロードする。	
	LM	Load AC with M and Modify DP _n	0 0 1 1	1 0 M _n M ₀	1	1	AC ← (M(DP)) DP _n ← (DP _n) ∇ M _n M ₀	メモリM(DP)の内容をACにロードする。 その後DP _n をDP _n ∇ M _n M ₀ で置き換える。	
	X	Exchange AC with M	0 0 1 0	1 0 0 0	1	1	(AC) ↔ (M(DP))	メモリM(DP)とACの内容を交換する。	
命令	XM	Exchange AC with M and Modify DP _n	0 0 1 0	1 0 M _n M ₀	1	1	(AC) ↔ (M(DP)) DP _n ← (DP _n) ∇ M _n M ₀	メモリM(DP)とACの内容を交換する。 その後DP _n をDP _n ∇ M _n M ₀ で置き換える。	
	XD	Exchange AC with M then Decrement DP _n	0 0 1 0	1 1 0 0	1	2	(AC) ↔ (M(DP)) DP _n ← (DP _n) - 1 skip if Borrow	メモリM(DP)とACの内容を交換する。 その後DP _n の内容をデクリメントする。 結果が(DP _n)=Fならスキップする。	(DP _n)=F
	XMD	Exchange AC with M and Modify DP _n then Decrement DP _n	0 0 1 0	1 1 M _n M ₀	1	2	(AC) ↔ (M(DP)) DP _n ← (DP _n) ∇ M _n M ₀ DP _n ← (DP _n) - 1 skip if Borrow	メモリM(DP)とACの内容を交換する。 その後DP _n をDP _n ∇ M _n M ₀ で置き換える。 DP _n をデクリメントする。 結果が(DP _n)=Fならスキップする。	(DP _n)=F
	XI	Exchange AC with M and Increment DP _n	0 0 1 1	1 1 0 0	1	2	(AC) ↔ (M(DP)) DP _n ← (DP _n) + 1 skip if Carry	メモリM(DP)とACの内容を交換する。 その後DP _n の内容をインクリメントする。 結果が(DP _n)=0ならスキップする。	(DP _n)=0
	XMI	Exchange AC with M and Modify DP _n then Increment DP _n	0 0 1 1	1 1 M _n M ₀	1	2	(AC) ↔ (M(DP)) DP _n ← (DP _n) ∇ M _n M ₀ DP _n ← (DP _n) + 1 skip if Carry	メモリM(DP)とACの内容を交換する。 その後DP _n をDP _n ∇ M _n M ₀ で置き換える。 DP _n をインクリメントする。結果が(DP _n)=0ならスキップする。	(DP _n)=0

LM6417F

命令群	ニ - モ ニ ッ ク		命令コード		バイト	パ ラ メ タ 数	動 作	動 作 説 明	スキップ条件
			D7D6D5D4	D3D2D1D0					
データ・ポイント操作命令	LDI	Load DP with Immediate data	0 0 0 1 0 0116 14	0 1 0 1 13 12 11 10	2	2	DP4 ← 16 14 DP1 ← 13 12 11 10	2バイトめのイミディエイトデータ 13~10をDPにロードする。	
	LDZ	Load DP and DP1 with Zero and Immediate data respectively	1 0 0 0	13 12 11 10	1	1	DP4 ← 0 DP1 ← 13 12 11 10	0をDP4に、イミディエイトデータ 13 12 11 10をDP1にロードする。	
	DED	Decrement DP	0 0 0 1	0 0 1 1	1	1	DP1 ← (DP1) - 1 skip if Borrow	DP1の内容をディクリメントする。結果が(DP1) = Fならスキップする。	(DP1) = F
	IND	Increment DP	0 0 1 1	0 0 1 1	1	1	DP1 ← (DP1) + 1 skip if Carry	DP1の内容をインクリメントする。結果が(DP1) = 0ならスキップする。	(DP1) = 0
	TAL	Transfer AC to DP1	0 0 0 0	0 1 1 1	1	1	DP1 ← (AC)	ACの内容をDP1に転送する。	
	TLA	Transfer DP1 to AC	0 0 0 1	0 0 1 0	1	1	AC ← (DP1)	DP1の内容をACに転送する。	
ビット操作命令	SMB	Set Memory data Bit	0 1 1 1	1 0 B1 B0	1	1	M(DP, B1, B0) ← 1	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをセットする。	
	RMB	Reset Memory data Bit	0 1 1 0	1 0 B1 B0	1	1	M(DP, B1, B0) ← 0	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをセットする。	
	TMB	Test Memory data Bit	0 1 0 1	1 0 B1 B0	1	1	skip if (M(DP, B1, B0)) = 1	DPで示されるメモリ内の、命令の2ビット(B1, B0)で指定したビットをテストし、1ならスキップする。	(M(DP, B1, B0)) = 1
	TAB	Test AC Bit	0 0 1 0	0 1 B1 B0	1	1	skip if (AC(B1, B0)) = 1	ACの内容の、命令2ビット(B1, B0)で指定したビットをテストし、1ならスキップする。	(AC(B1, B0)) = 1
	CMB	Compare AC bit with M data Bit	0 0 1 1	0 1 B1 B0	1	1	skip if (AC(B1, B0)) = (M(DP, B1, B0))	ACとメモリ(M(DP))の内容の、命令の2ビット(B1, B0)で指定されたビットの比較をし、等しいときスキップする。	(AC(B1, B0)) = (M(DP, B1, B0))
比較命令	CM	Compare AC with M	0 0 0 0	1 1 0 0	1	1	skip if (AC) = (M(DP))	ACとメモリ(M(DP))の内容が等しいときスキップする。	(AC) = (M(DP))
	CI	Compare AC with Immediate data	0 0 0 1 1 1 0 0	0 1 1 1 13 12 11 10	2	2	skip if (AC) = (16 14 13 12 11 10)	ACとイミディエイトデータ 13 12 11 10 が等しいときスキップする。	(AC) = 13 12 11 10
	CLI	Compare DP1 with Immediate data	0 0 0 1 1 1 1 0	0 1 1 1 13 12 11 10	2	2	skip if (DP1) = (13 12 11 10)	DP1とイミディエイトデータ 13 12 11 10 が等しいときスキップする。	(DP1) = 13 12 11 10
スキップ命令	TC	Test Carry	0 0 0 0	0 1 0 0	1	1	skip if (C) = 1	キャリFF Cがセットされているときスキップする。	(C) = 1
	TTM	Test Timer	0 0 0 0	0 1 0 1	1	1	skip if (TMFF) = 1	タイマFFがセットされているときスキップする。	(TMFF) = 1
	TIT	Test Interrupt FF	0 0 0 0	0 0 1 1	1	1	skip if (INT FF) = 1 INT FF ← 0	割込みFFがセットされているときスキップし、その後リセットする。	(INT FF) = 1
入出力命令	SEB	Set port E Bit	0 1 1 1	0 1 B1 B0	1	2	P1 E(B1, B0) ← 1	出力ポートEの、命令2ビット(B1, B0)で指定されたビットをセットする。	
	REB	Reset port E Bit	0 1 1 0	0 1 B1 B0	1	2	P1 E(B1, B0) ← 0	出力ポートEの命令2ビット(B1, B0)で指定されたビットをリセットする。	
	SPB	Set any Port Bit	0 1 1 1	0 0 B1 B0	1	2	P1(DP1, B1, B0) ← 1	DP1で示された出力ポートの命令2ビット(B1, B0)で指定されたビットをセットする。	
	RPB	Reset any Port Bit	0 1 1 0	0 0 B1 B0	1	2	P1(DP1, B1, B0) ← 0	DP1で示された出力ポートの命令2ビット(B1, B0)で指定されたビットをリセットする。	
	TPA	Test Port A Bit	0 1 0 1	0 1 B1 B0	1	2	skip if (P1A(B1, B0)) = 1	入力ポートAの命令2ビット(B1, B0)で指定されたビットをテストし、1ならスキップする。	(P1A(B1, B0)) = 1
	TPB	Test any Port Bit	0 1 0 1	0 0 B1 B0	1	1	skip if (P1(DP1, B1, B0)) = 1	DP1で示された入力ポートの命令2ビット(B1, B0)で指定されたビットをテストし、1ならスキップする。	(P1(DP1, B1, B0)) = 1
	OE	Output AC to port E	0 1 0 0	0 1 0 0	1	2	P1 E ← (AC)	ACを出力ポートEに出力する。	
	OP	Output AC to any Port	0 0 0 0	1 1 1 0	1	1	P1(DP1) ← (AC)	ACをDP1で示された出力ポートに出力する。	
	OC	Output Immediate data to port C and D	0 0 0 1 1 1 1 0	1 1 1 0 13 12 11 10	2	2	P1 D ← 16 15 14 P1 C ← 13 12 11 10	イミディエイトデータ 13~10をポートDに、13~10をポートCに出す。	
	SECD	Set port C and D Bit	0 0 0 1	1 1 0 0	1	2	P1 C, D(DP1) ← 1	出力ポートC, DのDP1で指定された1ビットをセットする。	
RSTD	Reset port C and D Bit	0 1 0 0	0 1 0 1	1	2	P1 C, D(DP1) ← 0	出力ポートC, Dの、DP1で指定された1ビットをリセットする。		
IA	Input port A in AC	0 1 0 0	0 0 0 0	1	2	AC ← (P1A)	入力ポートAの内容をACに入力する。		
IP	Input any Port in AC	0 0 1 1	0 0 1 0	1	1	AC ← (P1(DP1))	DP1で示された入力ポートの内容をACに入力する。		

命令群	ニ ー モ ニ ッ ク		命 令 コ ー ド		バ イ ト	ハ シ ン グ レ ジ ス タ ー	動 作	動 作 説 明	スキップ条件
			D ₇ D ₆ D ₅ D ₄	D ₃ D ₂ D ₁ D ₀					
ジャンプ命令	JCP	Jump in the Current Page	1 1 P ₆ P ₄	P ₃ P ₂ P ₁ P ₀	1	1	PC ← P ₆ ~ P ₀	PCの下位6ビットをP ₆ ~P ₀ で置き換えた番地へジャンプする。	
	JMP	Jump unconditionally	1 0 1 0 P ₇ P ₆ P ₅ P ₄	0 0 P ₉ P ₈ P ₃ P ₂ P ₁ P ₀	2	2	PC ← P ₉ ~ P ₀	P ₉ ~P ₀ で示される番地へジャンプする。	
	JPA	Jump in the Current Page modified by AC	0 1 0 0	0 0 0 1	1	2	PC ← A ₃ A ₂ A ₁ A ₀ 00	PC下位の8ビットのうち、上位4ビットをA ₃ A ₂ A ₁ A ₀ で、下位2ビットを00で置き換えた番地へジャンプする。	
サブルーチン命令	CZP	Call subroutine in the Zero Page	1 0 1 1	P ₃ P ₂ P ₁ P ₀	1	1	PC+1 → STACK 00 PC ← 0000 P ₃ P ₂ P ₁ P ₀	0ページへの1語のコール命令。	
	CAL	Call subroutine	1 0 1 0 P ₇ P ₆ P ₅ P ₄	1 0 P ₉ P ₈ P ₃ P ₂ P ₁ P ₀	2	2	PC+2 → STACK PC ← P ₉ ~ P ₀	サブルーチンコールする。	
	RT	Return from subroutine	0 1 0 0	1 0 0 0	1	2	PC ← (STACK)	サブルーチンよりリターンする。	
	RTS	Return from subroutine and Skip	0 1 0 0	1 0 0 1	1	2	PC ← (STACK) skip unconditionally	サブルーチンよりリターンし、更にスキップする。	無条件
その他の	STM	Set Timer	0 0 0 1 0 0 0 0	0 1 0 0 I ₃ I ₂ I ₁ I ₀	2	2	TMFF ← 0 TIMER ← I ₃ ~I ₀	タイマFFをリセットする。 タイマにプログラムデータをセットし、クイスマスタートを指示する。	
	NOP	No Operation	0 0 0 0	0 0 0 0	1	1	No Operation	何もせず、1マシンサイクル消費する。	

※：L1命令(CLA命令も含む)をたて積みにした場合、2番目以降のL1命令はNOPになる

